

构建开源芯片生态的四要素

余子濠

中科院计算所

2020.7.15

提纲

- 三个驱动力
- 四个要素
- 科教融合实践
- RISC-V国内发展情况

开源成为处理器芯片发展的一个新趋势

- 2019年10月期的《经济学人》杂志撰文预测：“**开源软件**是过去十年来**智能手机大发展**的先决条件。而像**RISC-V**这样的**开源硬件**也许会在未来十年内让其他设备实现类似的扩张。”

Open-source computing

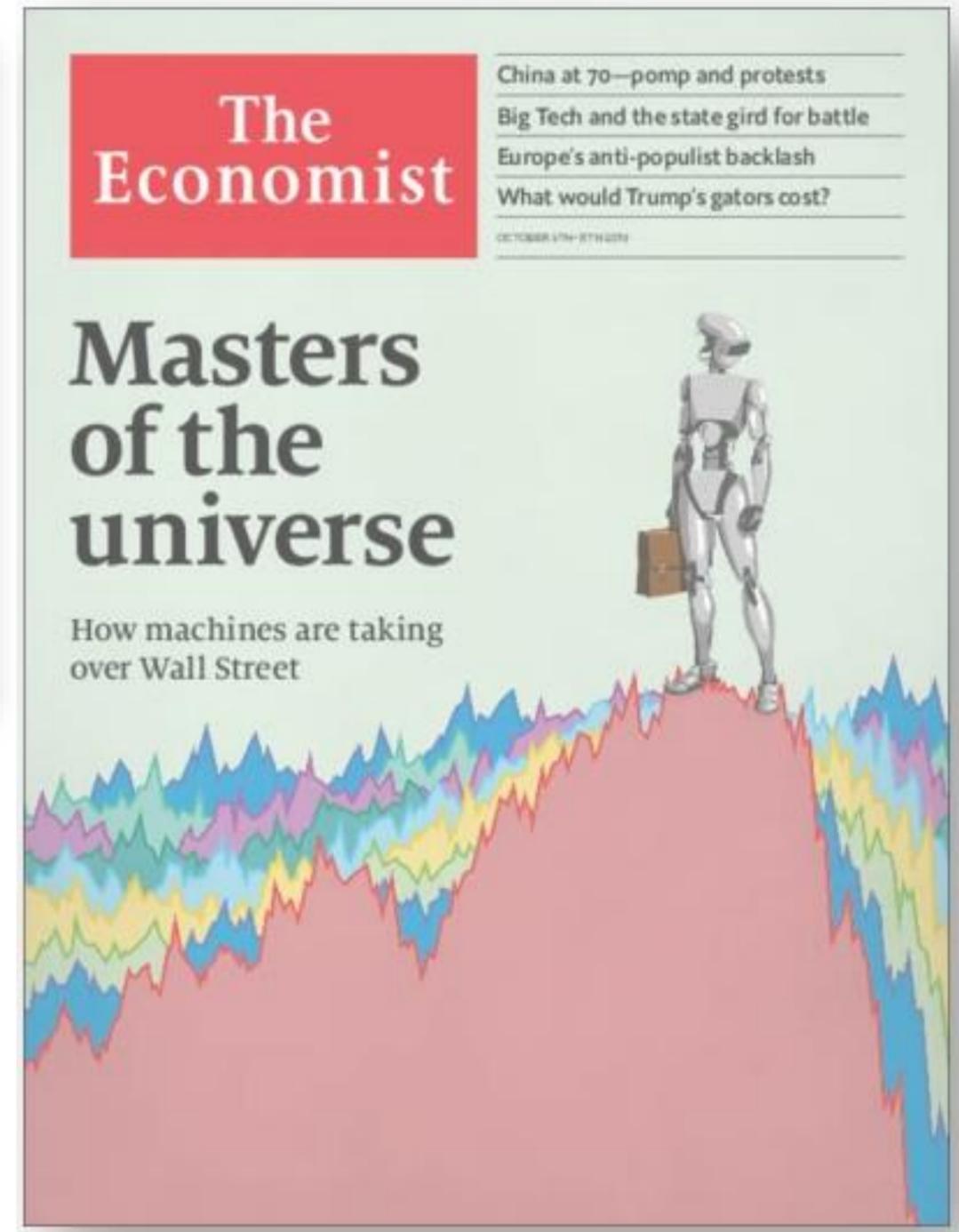
81 个赞

Your own RISC

A new blueprint for microprocessors is challenging the industry's giants



or computers. Open-source software was a prerequisite for the smartphone boom that has taken place over the past decade. Open-source hardware, such as RISC-V, may lead to a similar expansion of other devices in the decade to come.



三个驱动力

① AIoT的需求碎片化问题

- **智能物联网 (AIoT)** 时代到来，处理器芯片规模将达到**千亿颗**以上，对我国**制造业升级**并抢占未来主导权至关重要。但AIoT**需求碎片化**，现有处理器设计方法无法有效应对，需发展**处理器芯片设计新方法**



学习与借鉴开源软件的经验

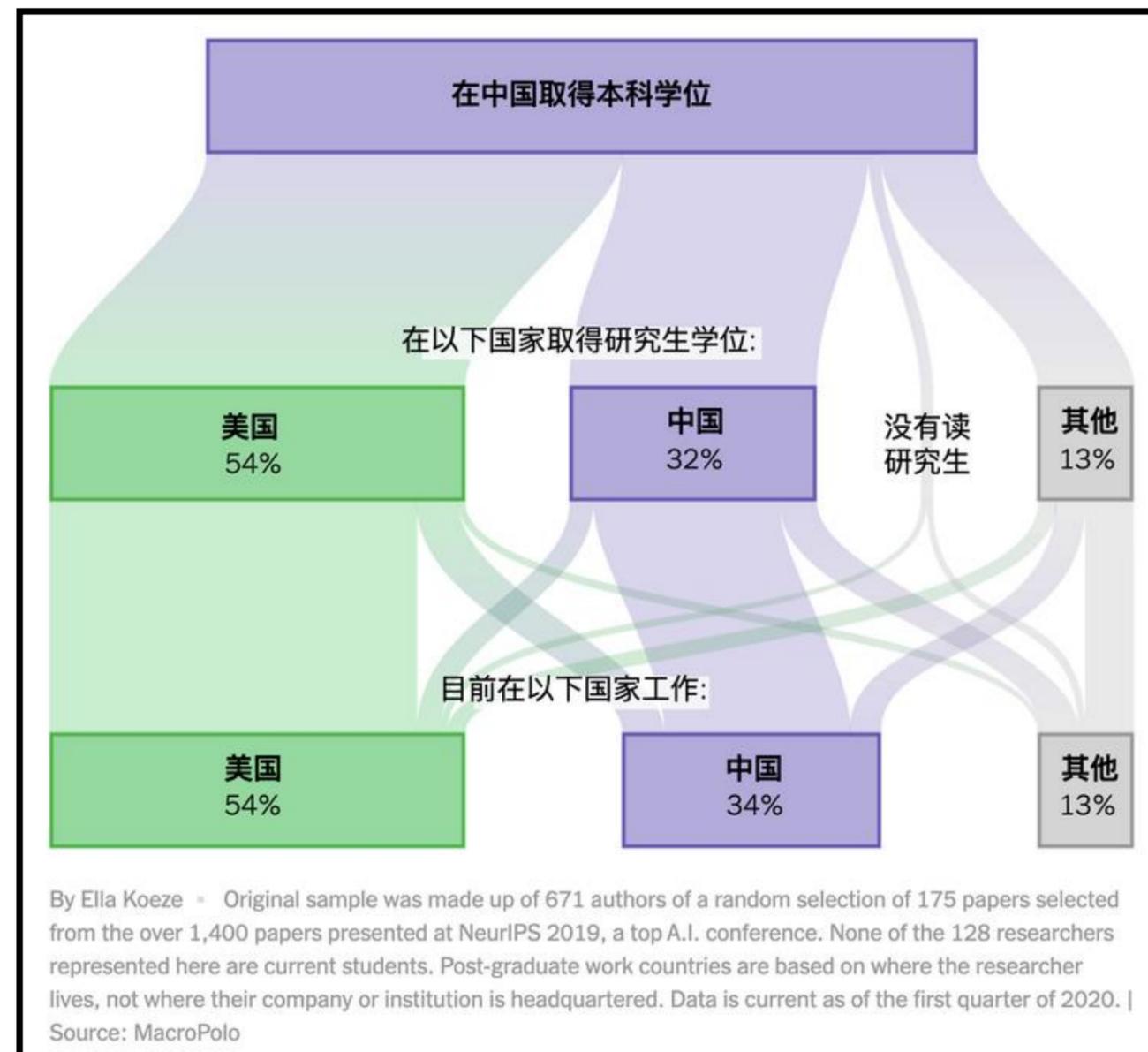
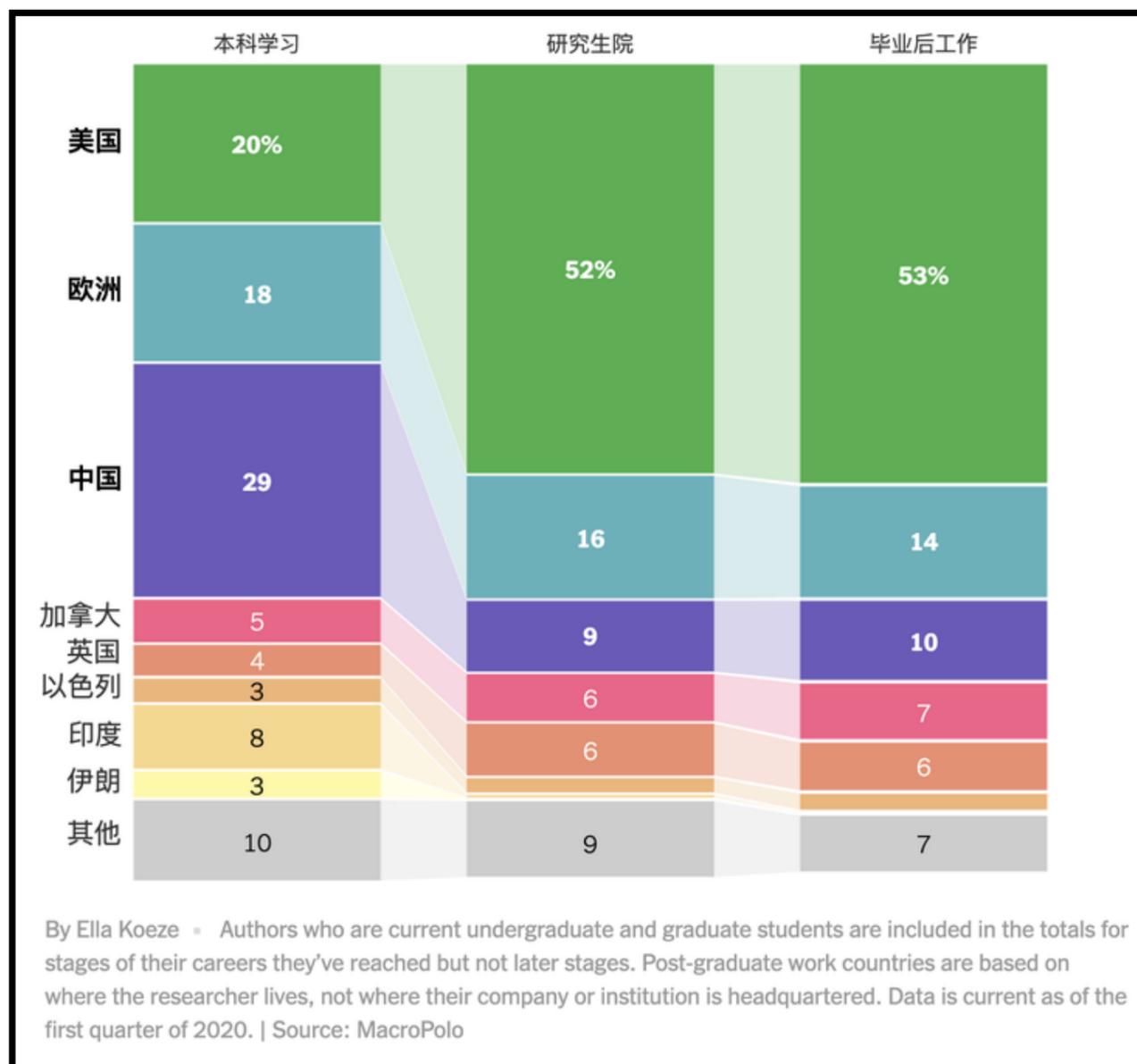
- 新兴的智能物联网（AIoT）面临**需求碎片化**挑战
- 互联网需求也是**碎片化**，**开源软件**降低APP开发门槛，吸引和培养大批**互联网人才**，使中国互联网产业具有**国际竞争力**

中国手机APP数量勇夺全球第一，高达449万个！

据消息称，工信部信息通信发展司司长闻库在10月22日北京新闻发布会上指出，我国手机APP数量已经达到449万个，位居全球第一。闻库表示随着互联网的发展，出现了更多的机遇，一大批新的应用、新的模式、新的业态应运而生。电子政务、电子商城、网上外卖、网约车、游戏、社交应用、短视频等应用，全方位影响着大家的衣食住行，也改变了人们的生活方式，丰富了人们日常活动。

② 《纽约时报》 6月10日关于中国AI人才的报道

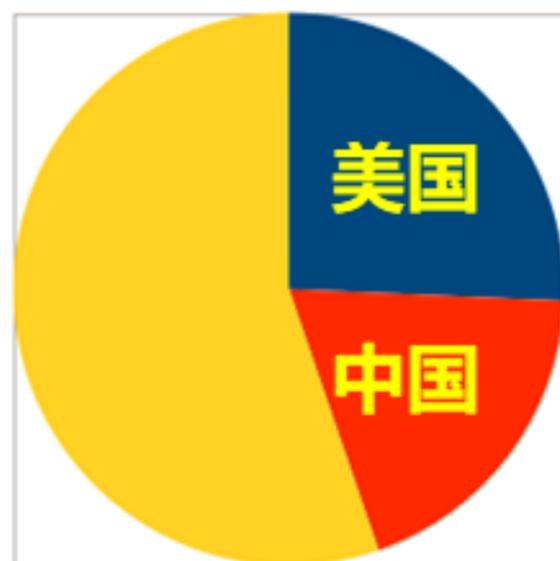
- 中国面临AI 人才困境：88%留美博士在美国工作



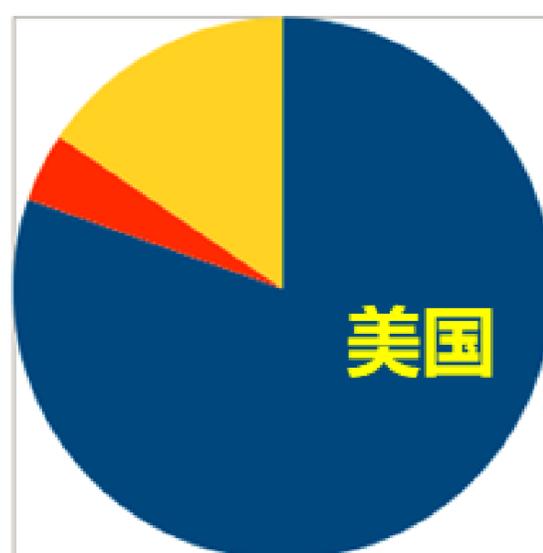
处理器芯片设计人才情况

- **85%** v.s. **4%** : 2008-2017十年ISCA论文一作，毕业后**85%**在美国就业，仅有**4%在中国**

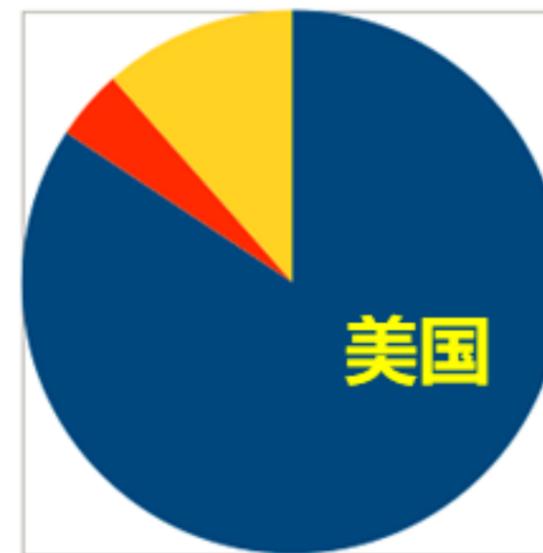
一作国籍



一作单位



毕业去向



体系结构顶会（ISCA）十年论文统计情况

处理器芯片设计人才要求高



降低芯片设计门槛是人才危机一种破解之道

1970年代末至1980年代中期，美国也曾遭遇人才储备不足问题

1982年，全美上千所大学中只有不到100位教授和学生从事半导体相关研究

SRC
The Semiconductor Environment in 1982

U.S. semiconductor companies were rapidly losing market share and federal support for silicon research was decreasing.

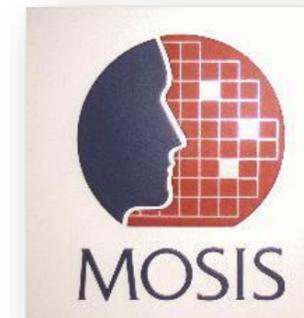
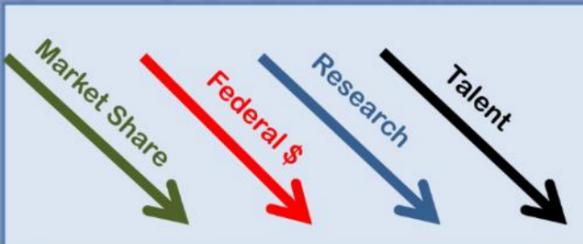


Very little silicon-oriented research was being conducted in universities.

- Less than 100 students and faculty conducted silicon research.



As a result, the pipeline of talent was drying up.

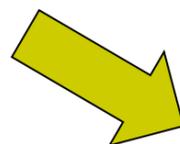
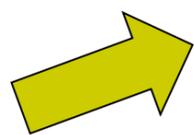
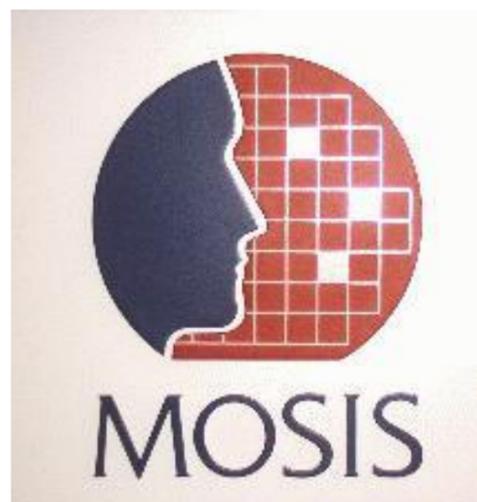


降低芯片设计门槛
让学生也能流片

1981年，美国启动**MOSIS项目**，为大学提供流片服务。提出MPW模式，大幅**降低芯片设计门槛**。三十余年来为大学和研究机构流了**60000多款芯片**，培养了**数万名学生**

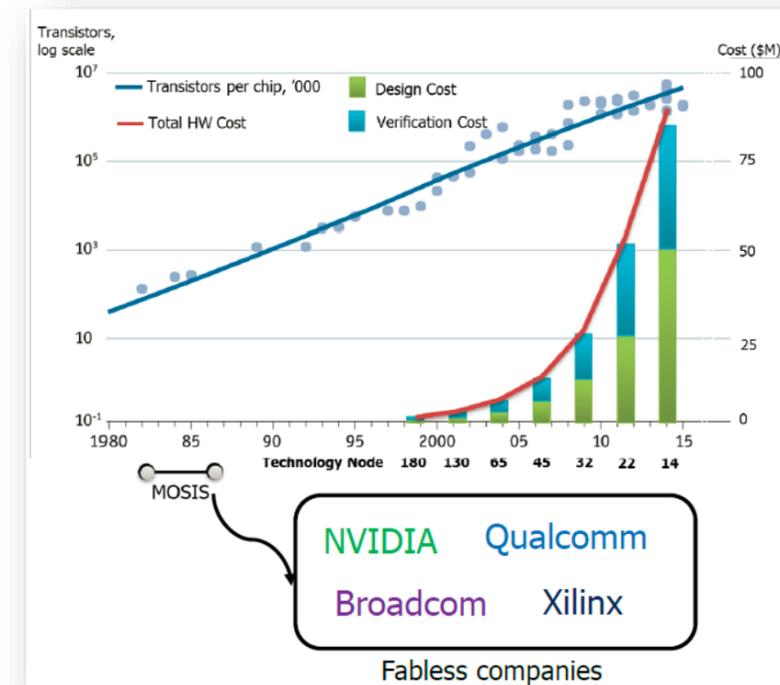
③ 降低芯片设计门槛，推动产业变革

- 1981年，DARPA启动 **MOSIS项目**，提出了 **MPW (Multiple Project Wafer)** 模式，数量级降低芯片设计成本



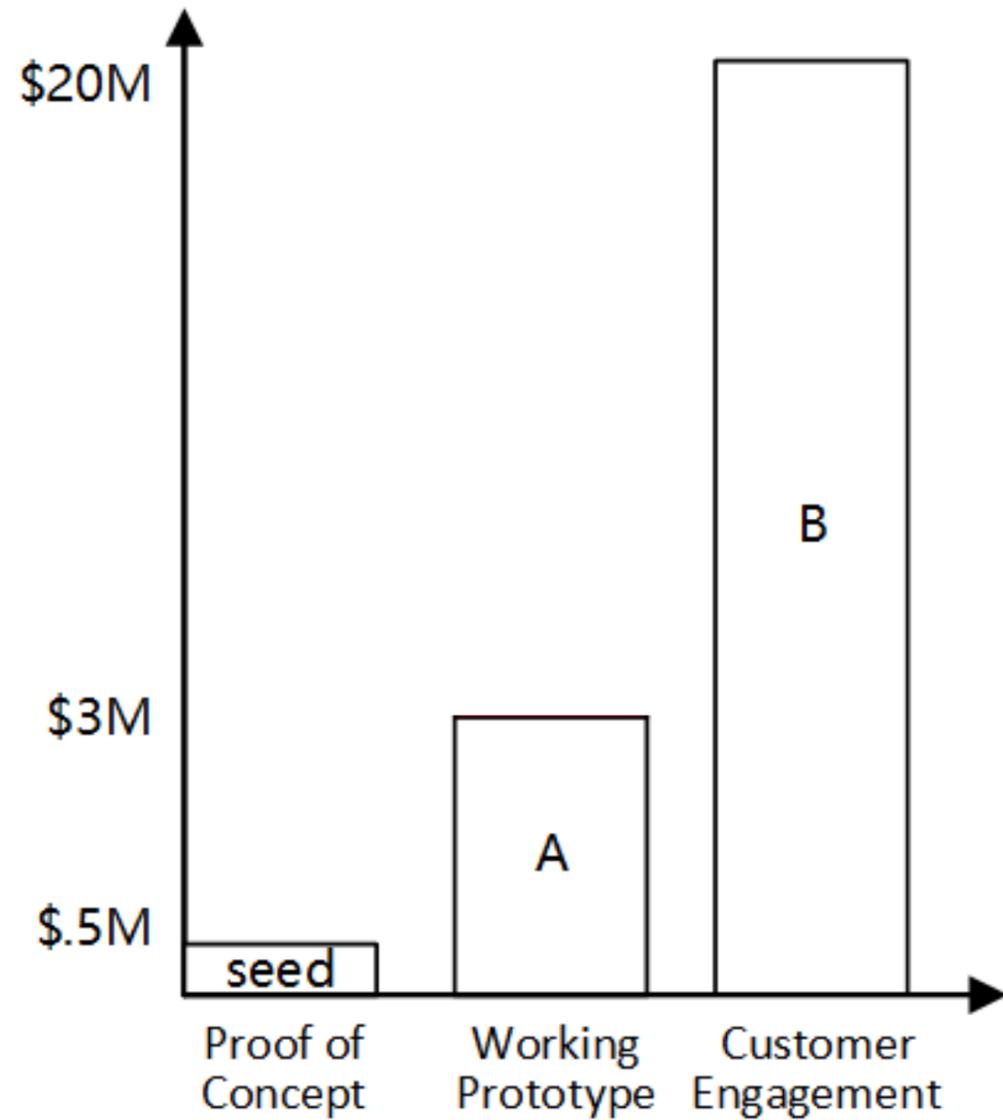
- 三十余年来为大学和研究机构流了60000多款芯片，培养了数万名学生

- 催生半导体产业新商业模式
 - 无晶圆企业
 - 代工企业



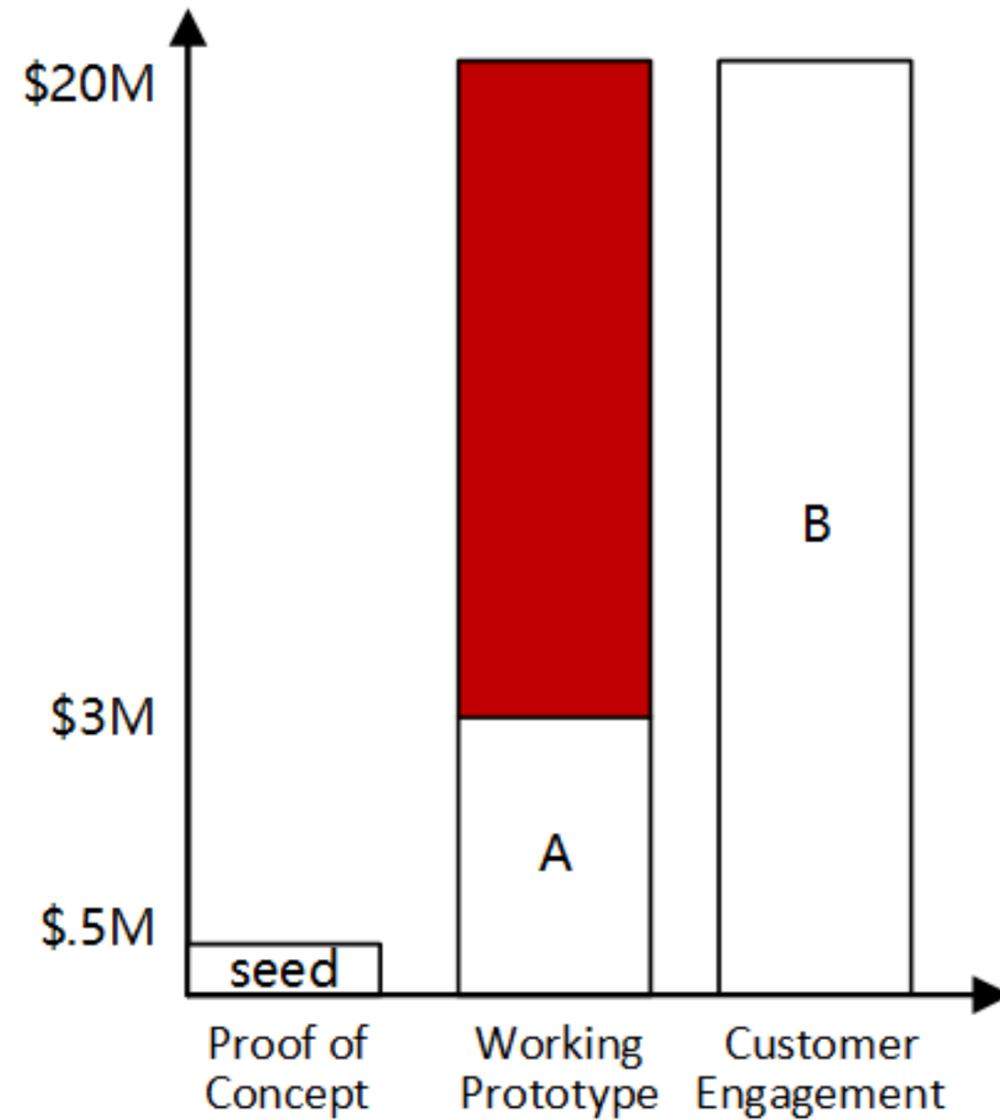
降低芯片门槛，繁荣市场

互联网领域融资



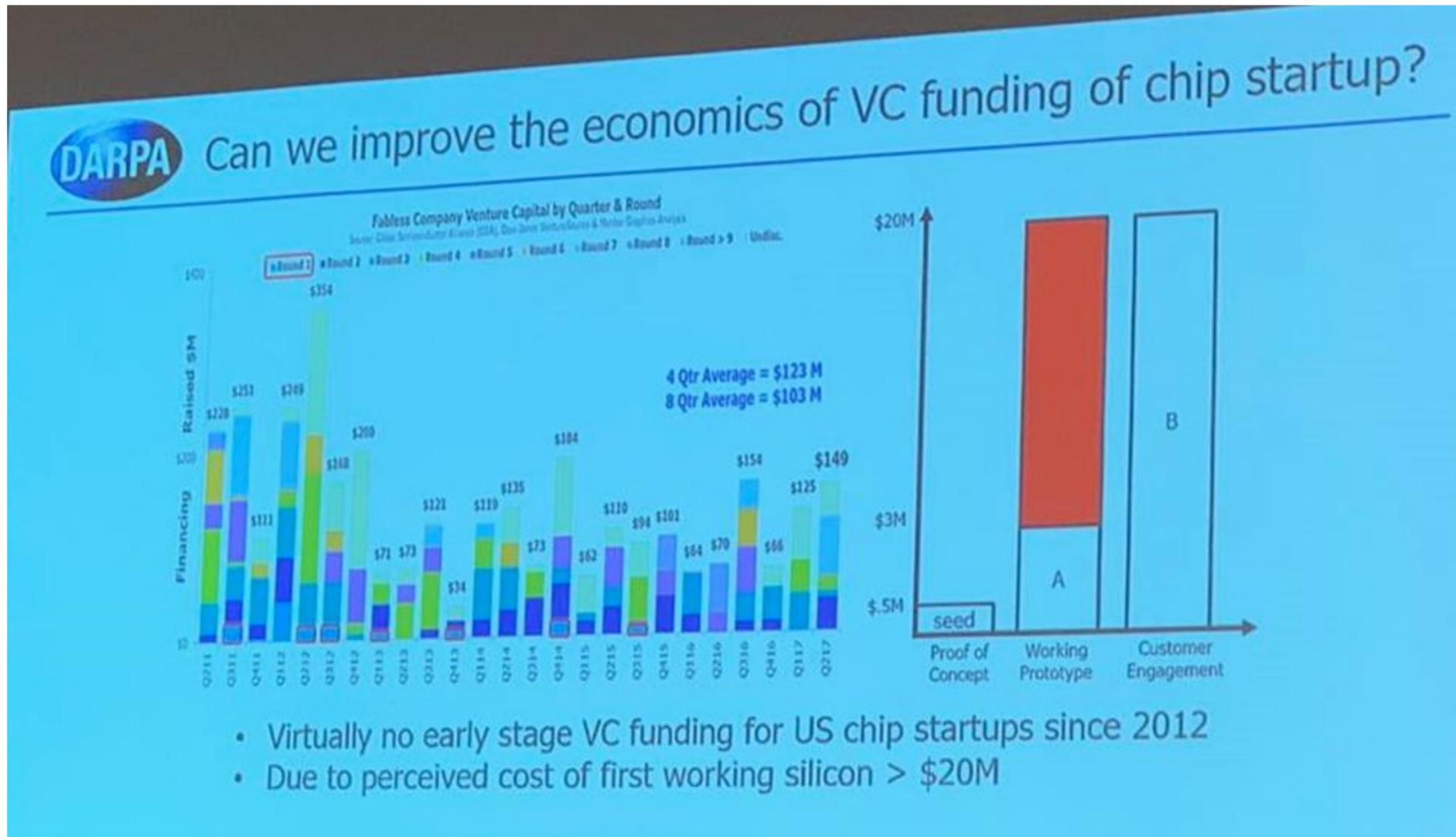
V.S.

芯片领域融资



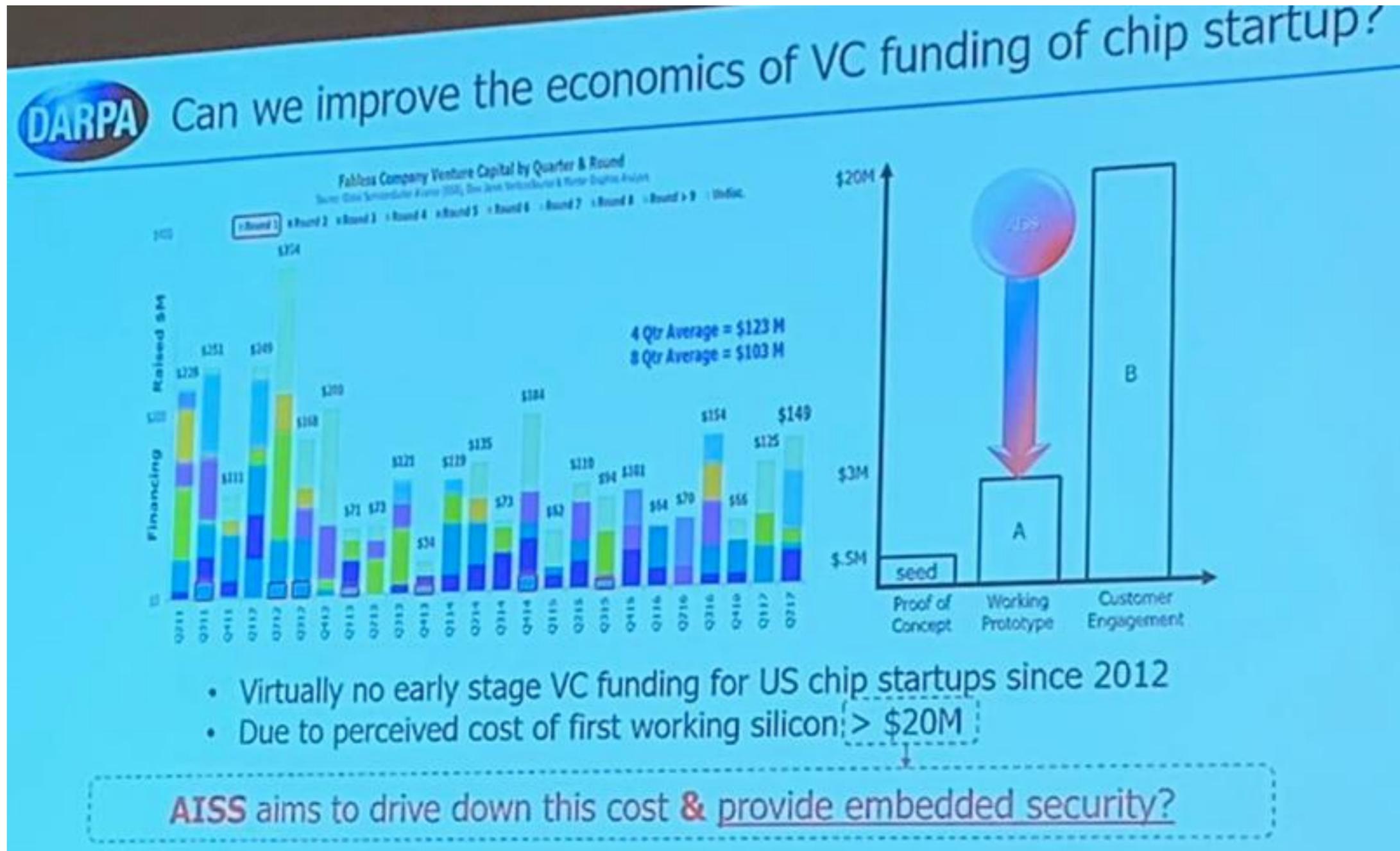
DARPA的视角

- 降低芯片门槛，繁荣风投市场



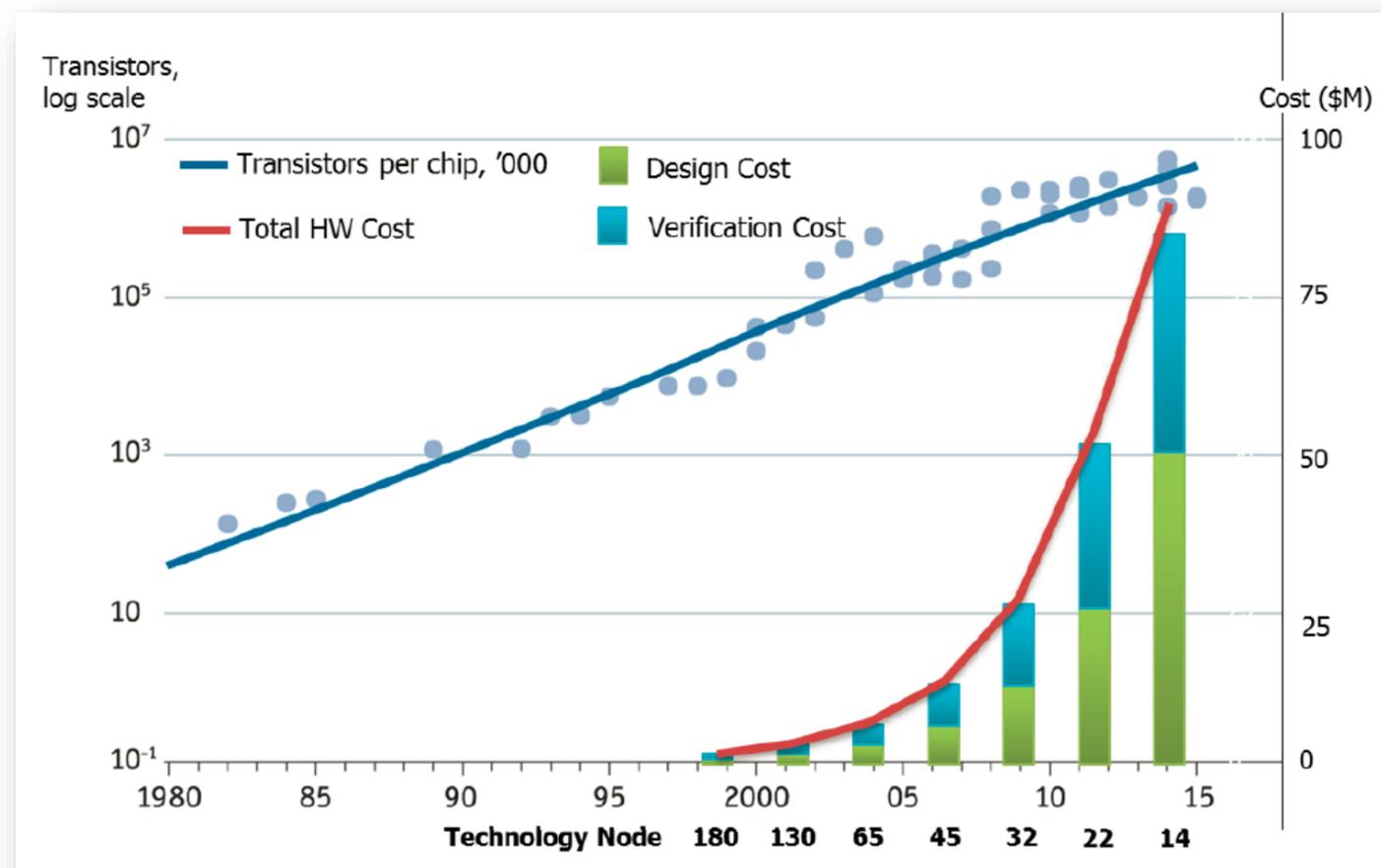
DARPA的视角

- 降低芯片门槛，繁荣风投市场



芯片设计门槛极高

- **时间长**：英伟达Xavier SoC设计用了**8000人年**
- **成本高**：终端芯片14nm工艺为例，**上亿元**研发经费
- 只有**少数**企业能承受中高端芯片研发成本，大学无能力开展芯片研究，**制约**芯片领域的**创新**，**芯片人才培养能力严重不足**

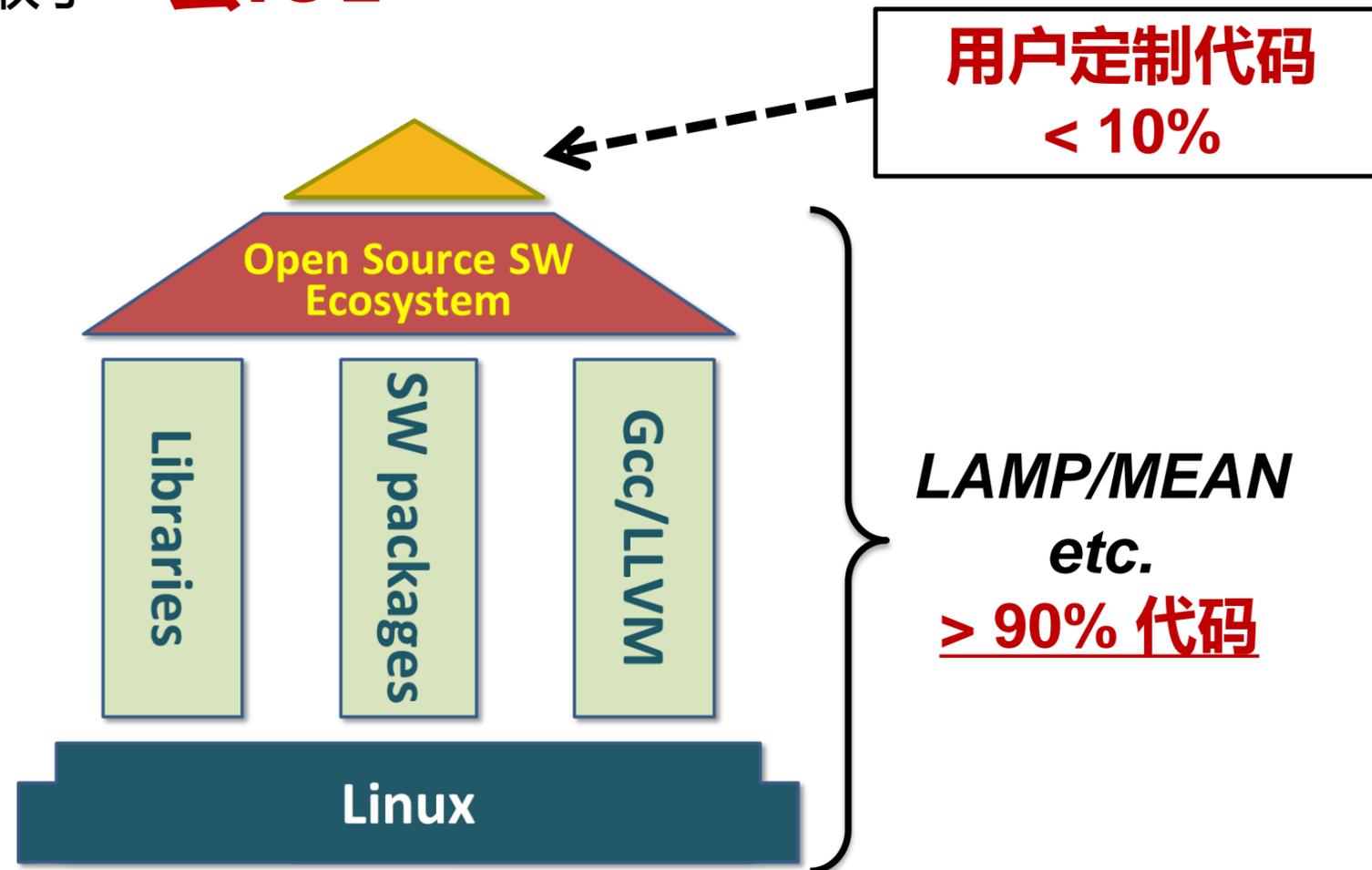


目标：能否降低芯片设计门槛，实现……

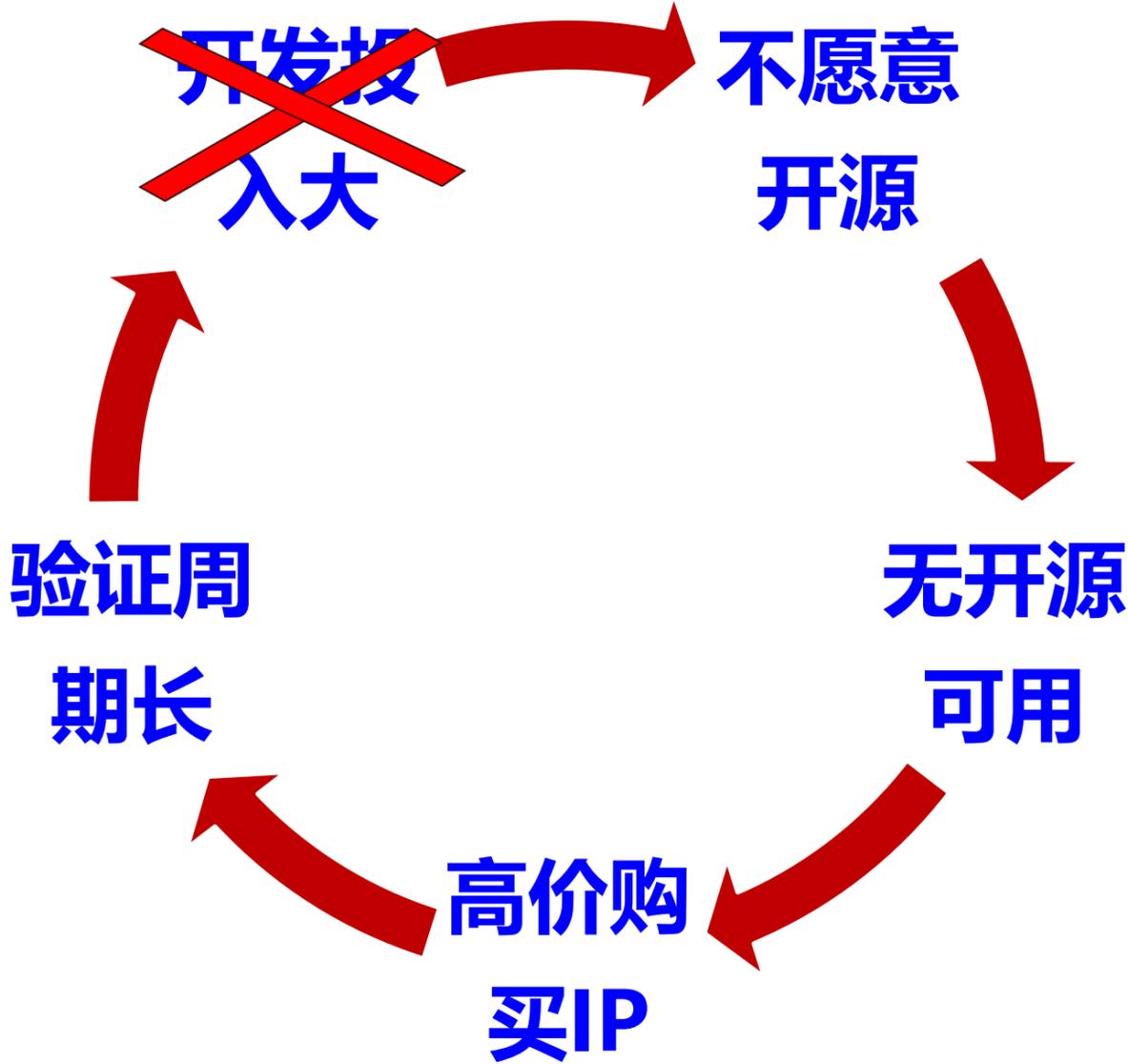
- 让学生不再害怕做芯片
- 让本科生可以带着自己设计的芯片毕业
- 让3-5人的团队可以创办芯片创业公司
- 让做芯片像写APP那么简单
- 让天下没有难做的芯片（马云）
- ……

开源软件的成功经验

- 降低互联网创新的门槛
 - **3-5位**开发人员用**几个月**即可快速开发创新业务，滴滴、摩拜等
- 提高互联网企业自主能力
 - 互联网公司敢于“**去IOE**”



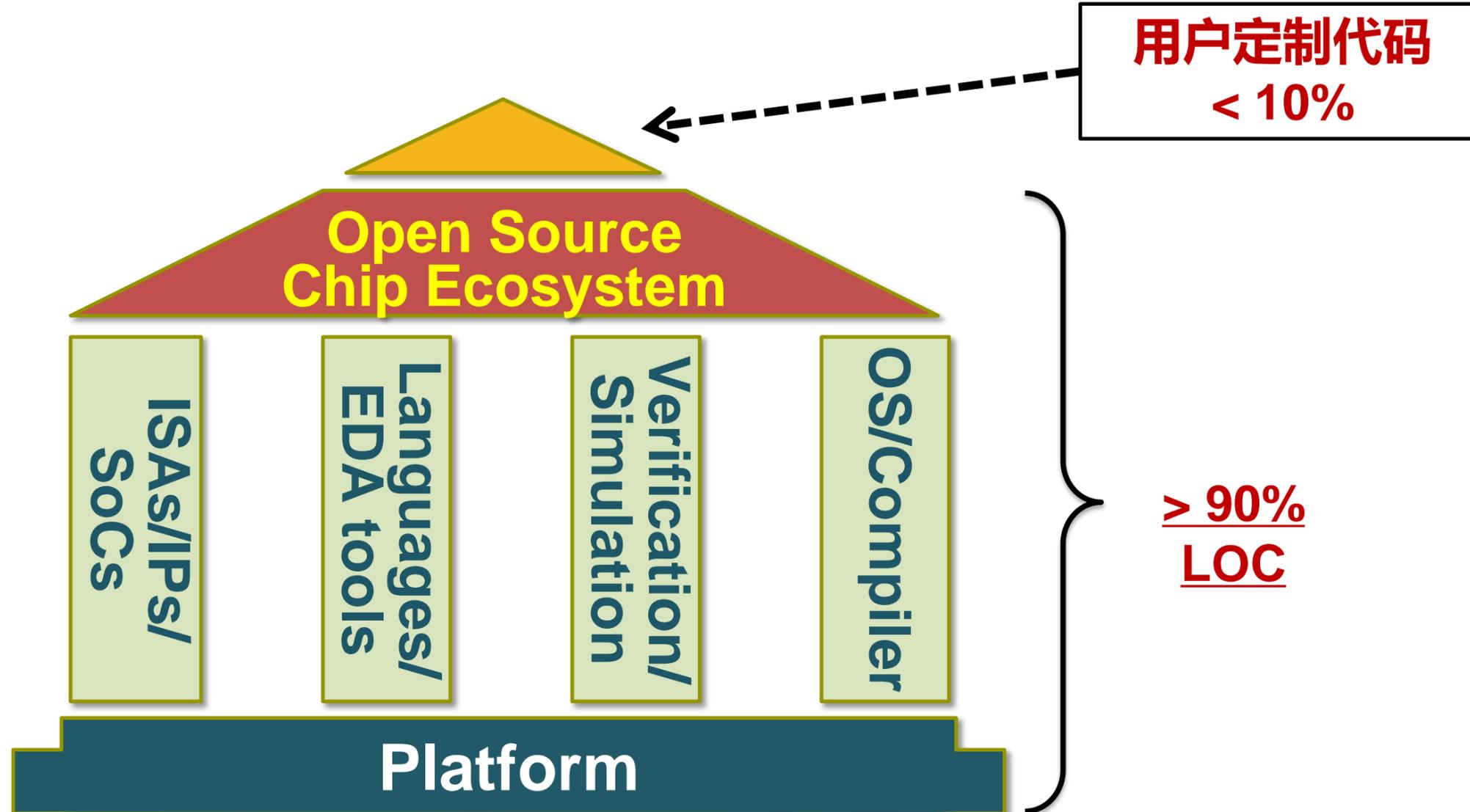
开源芯片“死结”



四个要素

开源芯片生态四要素

- **开源芯片+敏捷开发**：降低芯片设计的**人力、EDA、IP**成本



① RISC-V : 降低IP成本的新模式



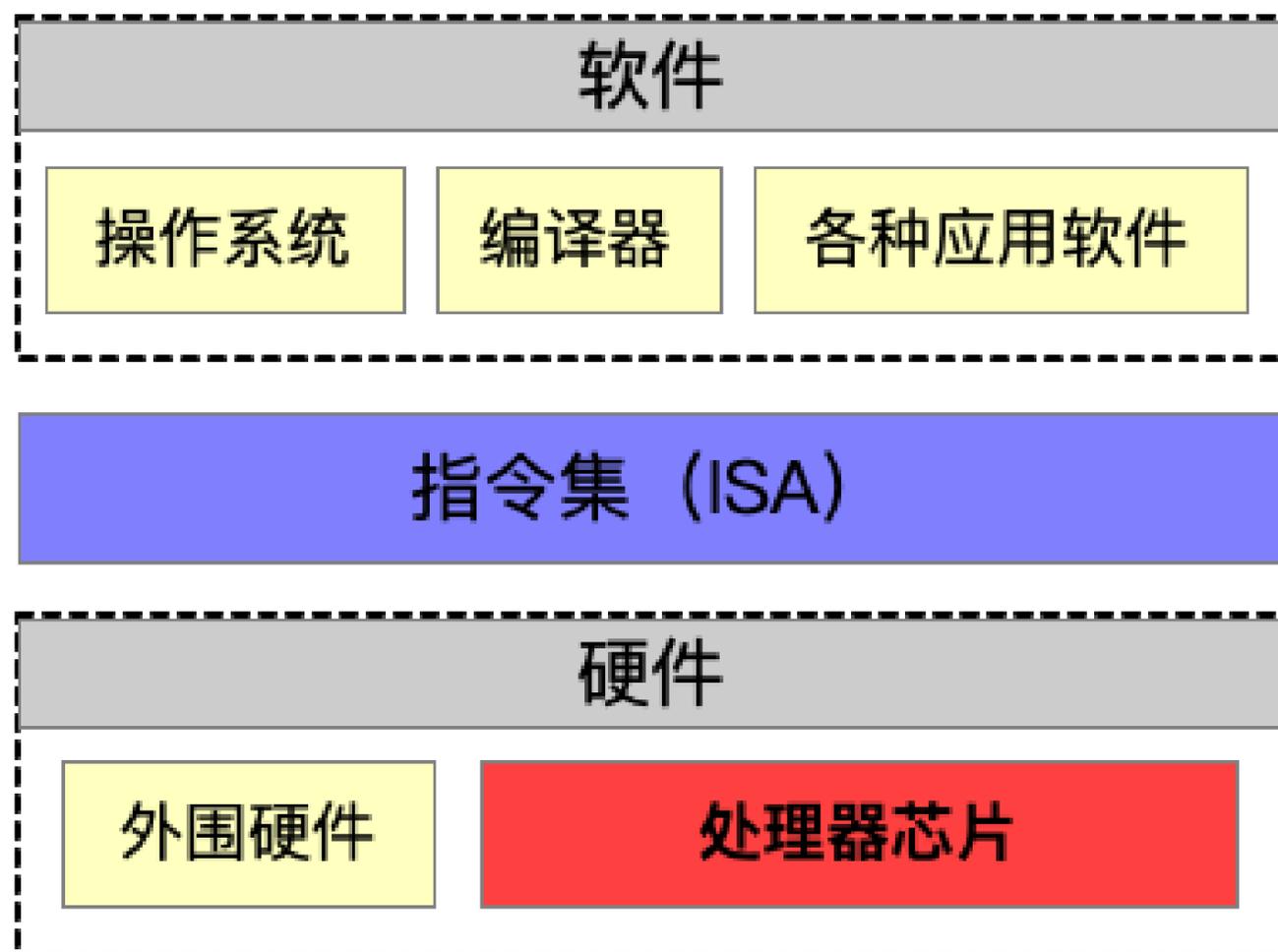
RISC-V

Instruction Sets Want to be Free!

<i>Field</i>	<i>Standard</i>	<i>Free, Open Impl.</i>	<i>Proprietary Impl.</i>
Networking	Ethernet, TCP/IP	Many	Many
OS	Posix	Linux, FreeBSD	M/S Windows
Compilers	C	gcc, LLVM	Intel icc, ARMcc
Databases	SQL	MySQL, PostgreSQL	Oracle 12C, M/S DB2
Graphics	OpenGL	Mesa3D	M/S DirectX
ISA	??????	-----	x86, ARM, IBM360

指令集 (ISA) 是一种规范标准

- **指令集架构** (Instruction Set Architecture), 简称指令集
- 计算机系统中**硬件与软件**之间交互的**规范标准**
- **RISC-V**是一种指令集



指令集可类比于螺母和螺钉的尺寸规范



RISC-V v.s. X86/ARM : 开放免费

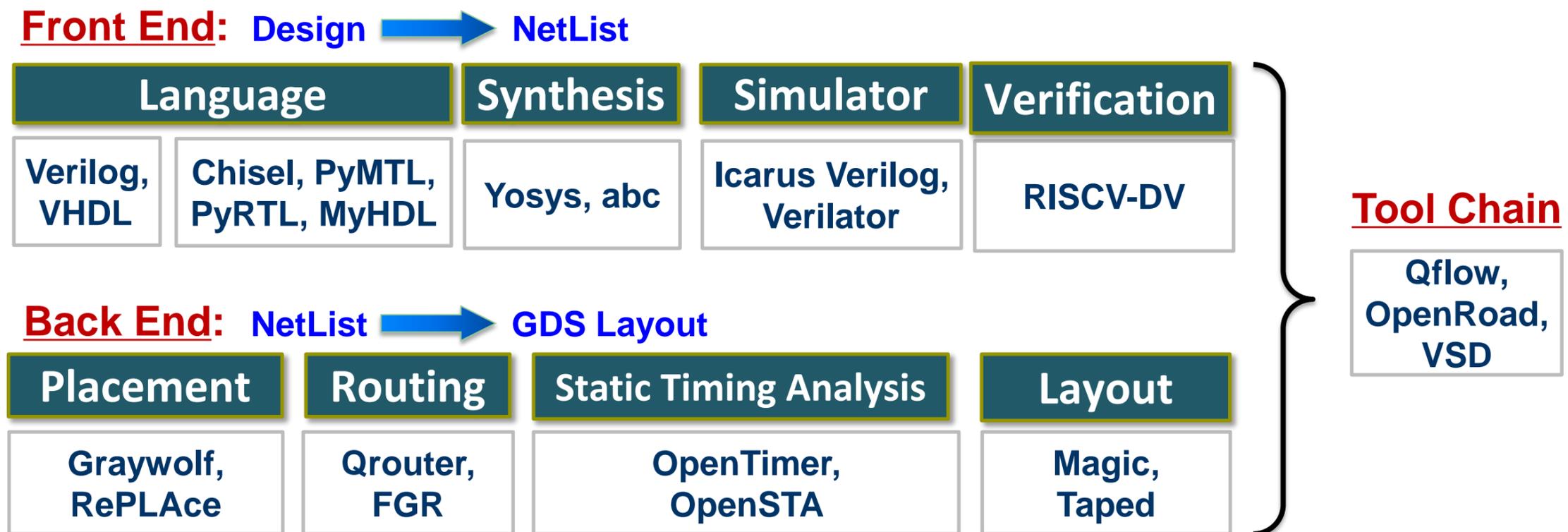
指令集与微架构均有
三种**知识产权**模式

- 开放免费 (Open & Free)
- 可授权 (Licensable)
- 封闭 (Closed)

微架构设计 指令集	1 开放免费的设计	2 需授权的设计	3 封闭的设计	产品可选的设计 (对应各指令集)
开放免费的指令集 (RISC-V)	Berkeley的Rocket Chip/剑桥lowRISC/ 芯来科技蜂鸟E203	平头哥/SiFive/晶 心科技Andes的 RISC-V处理器核	Google和 NVIDIA的自研 RISC-V处理器	1 2 3
需授权的指令集 (ARM)		ARM的处理器设计, 如Cortex-A76等	基于ARM架构的 Apple处理器	2 3
封闭的指令集 (x86)			Intel和AMD的 处理器	3

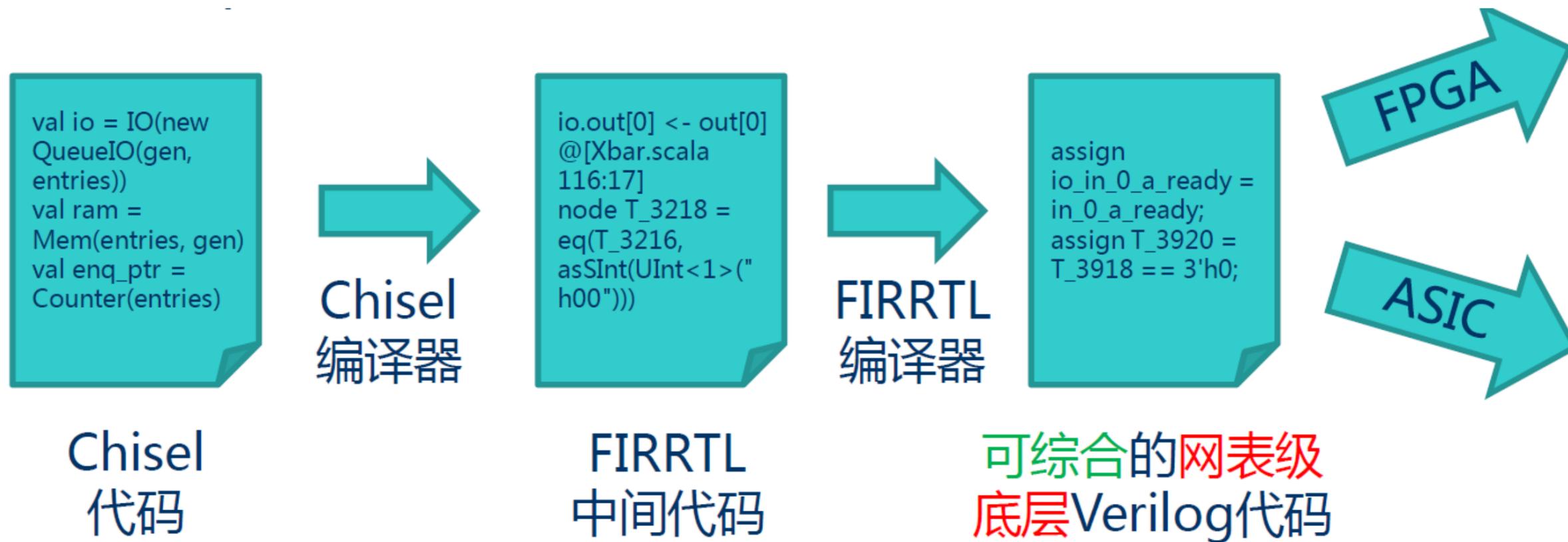
② 硬件开发语言与开源EDA工具链

- **语言**: 更高抽象的硬件开发新语言可提高开发效率10倍
 - Chisel, PyMTL, ...
- **EDA工具链**: 已存在一系列开源 EDA组件



芯片敏捷开发

- **效率更高的硬件开发语言Chisel**
 - Constructing Hardware in an Scala Embedded Language



芯片敏捷开发效率对比案例

- **相同任务**：快速实现L2 Cache，接入RISC-V

	一位工程师	一位本科生
项目经验	熟悉OpenSparc T1, 修改过Xilinx Cache	做过CPU课程设计, 有9个月Chisel开发经验
开发模式	传统开发	敏捷开发
开发语言	Verilog	Chisel
是否复用已有代码/测试环境	否, 独立开发/构建测试环境(花费约3周)	是, 使用Chisel库和Labeled RISC-V项目的测试环境
周期	6周	3天
有效代码/行	~1700	~350
效果	目前仍无法启动Linux	可启动多核Linux, 支持DMA模式的以太网

- **敏捷开发的效率是传统14倍!**
 - 代码量约为传统开发的 **1/5**

开发质量对比：敏捷 vs 传统

- 让另一名**Chisel零基础**的国科大本科生翻译工程师的核心模块并评估
 - Vivado 2017.01, FPGA 型号 xc7v2000tfhg1716-1

	Verilog	Chisel (直接翻译)	Chisel-opt (高级特性与库)
Frequency/MHz	135.814	136.388 (+0.42%)	154.107 (+13.47%)
Power/W	0.770	0.749 (-2.73%)	0.749 (-2.73%)
LUT Logic	5676	6422 (+13.14%)	2594 (-54.30%)
LUT Storage	1796	1264 (-29.62%)	1492 (-16.93%)
FF	4266	3638 (-14.72%)	747 (-82.49%)
LOCS	618	470 (-23.95%)	155 (-74.92%)

- **敏捷开发方法可达到传统开发质量**

《计算机研究与发展》60周年特刊

● 2019年1月发表

计算机研究与发展

DOI:10.7544/issn1000-1239.2019.20180771

Journal of Computer Research and Development

56(1): - , 2019

芯片敏捷开发实践: 标签化 RISC-V

余子濠^{1,2} 刘志刚^{1,2} 李一苇^{1,2} 黄博文¹ 王 卅^{1,2} 孙凝晖^{1,2} 包云岗^{1,2}

¹(计算机体系结构国家重点实验室(中国科学院计算技术研究所) 北京 100190)

²(中国科学院大学 北京 100049)

(yuzihao@ict.ac.cn)

Practice of Chip Agile Development: Labeled RISC-V

Yu Zihao^{1,2}, Liu Zhigang^{1,2}, Li Yiwei^{1,2}, Huang Bowen¹, Wang Sa^{1,2}, Sun Ninghui^{1,2}, and Bao Yungang^{1,2}

¹(*State Key Laboratory of Computer Architecture (Institute of Computing Technology, Chinese Academy of Sciences)*,
Beijing 100190)

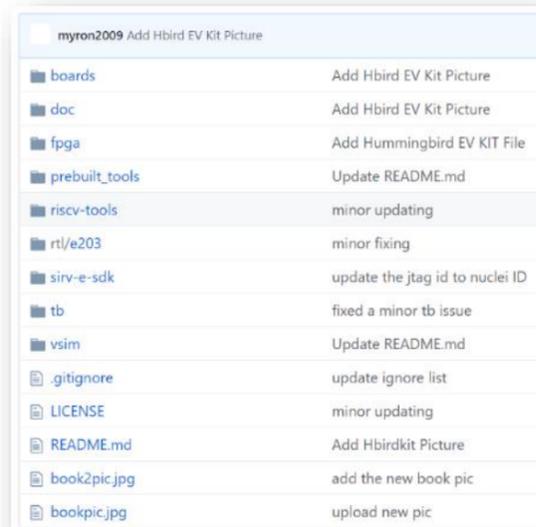
²(*University of Chinese Academy of Sciences, Beijing 100049*)

下载地址

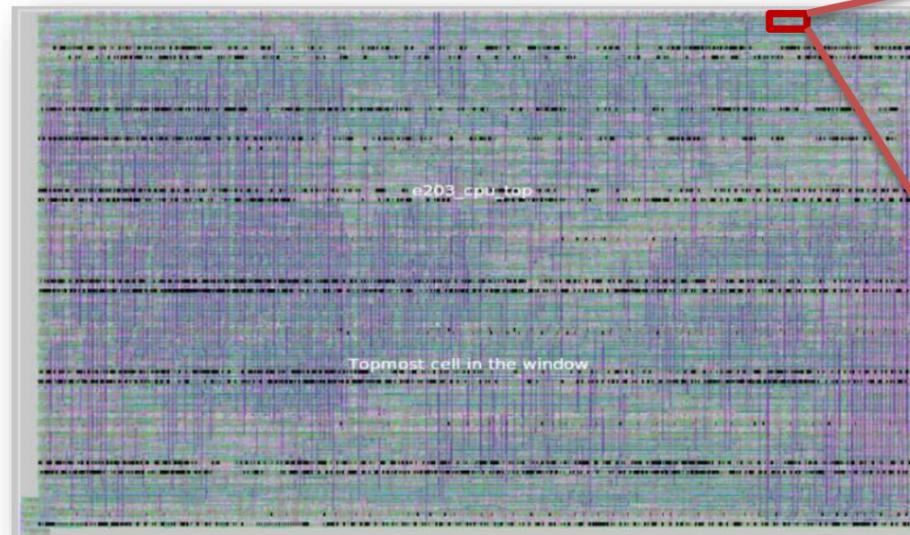


开源EDA工具链

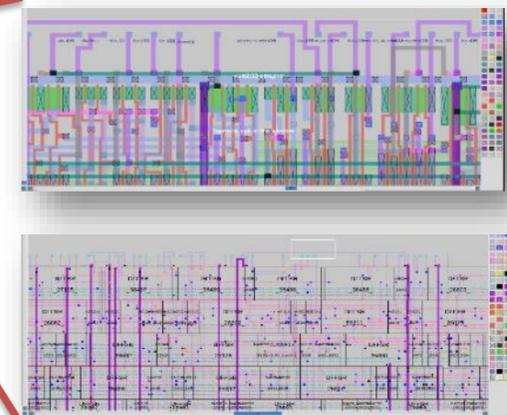
- 开源EDA工具链可实现从Verilog到GDS版图의整个流程
- 但应需要稳定、快速、高质量、维护好的开源EDA工具链发行版



RTL of an open-source
RISC-V core (E203)



GDSII
w/ SIMC 180nm



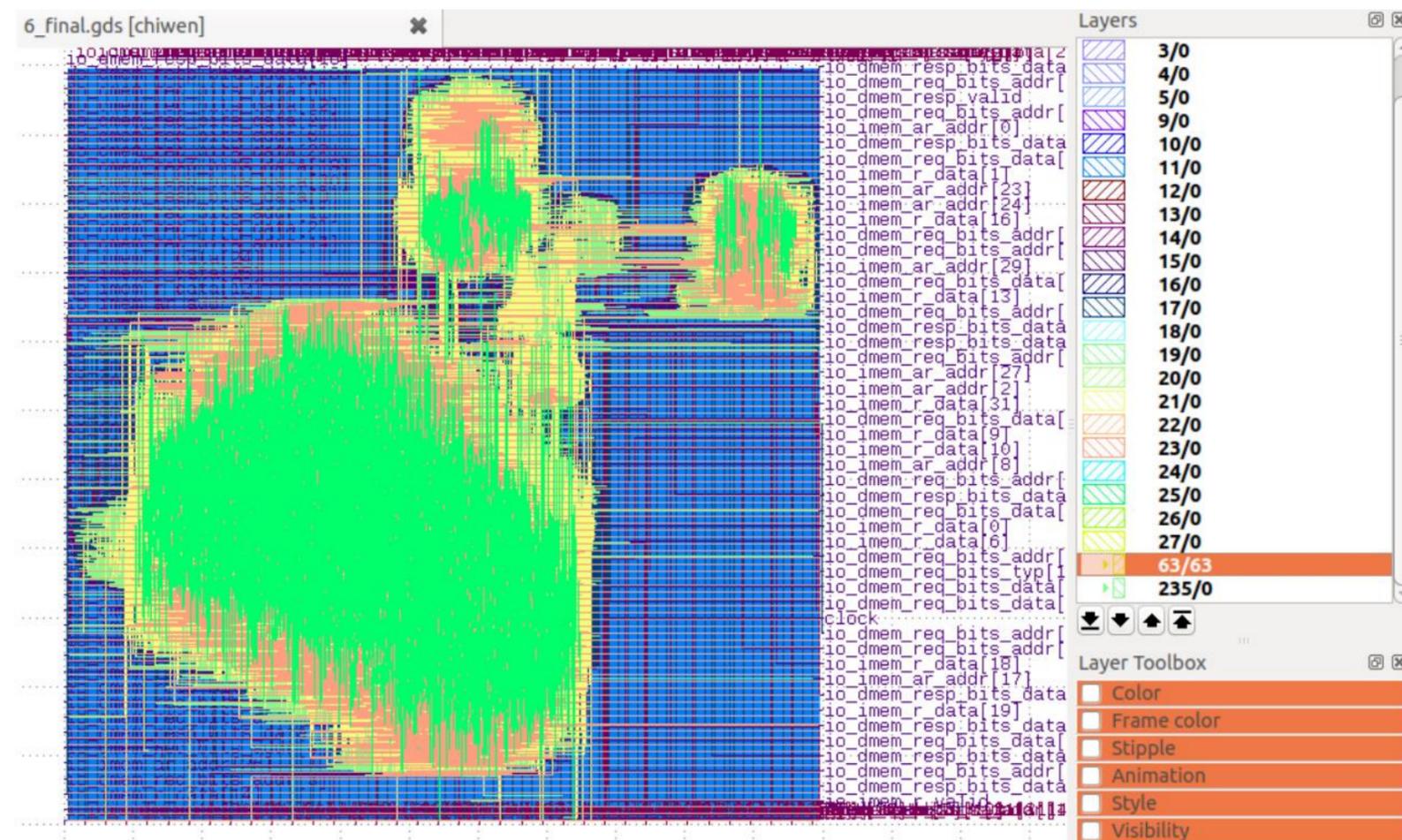
在课程上让学生体验开源EDA工具链

- 中国科学院大学研究生课程《计算机体系结构》
 - 72名学生尝试使用开源EDA工具链OpenRoad生成GDS版图

- 学生反馈工具链仍有不少问题

- 工具不稳定
- 输出不正确
- 功能不完善

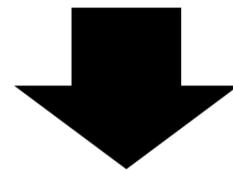
- 开源EDA仍有很多改进空间



学生为自己设计的RISC-V处理器生成版图
(采用开源工艺库FreePDK45)

③ 仿真/模拟

- **开放开源模式** : RISC-V
- **高效开发语言** : Chisel
- **乐高积木式开发** : 面向对象体系结构
- **易用而低成本** : 云开发模式



**支持芯片敏捷设计的
软硬件协同设计平台**

思沃(SERVE)

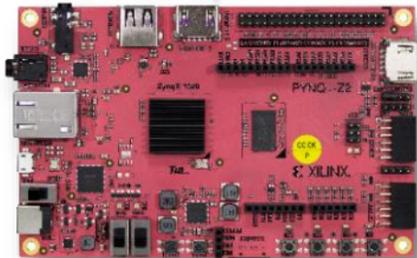
面向RISC-V生态的系统级原型验证服务平台

System **E**mulation and Prototyping for **R**ISC-**V** **E**nvironment



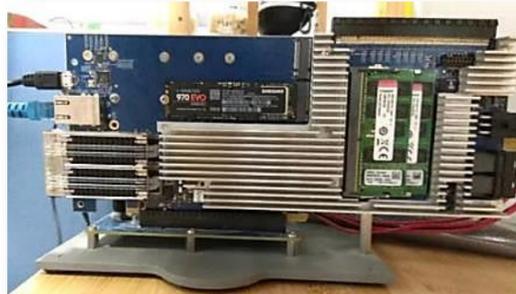
SERVE.r

基于Xilinx
PYNQ-Z2低成本
精简普及版



SERVE.i

基于FIDUS
Sidewinder-100
高性能增强版



SERVE.s

多节点边缘集群版
(精简/高性能集群)



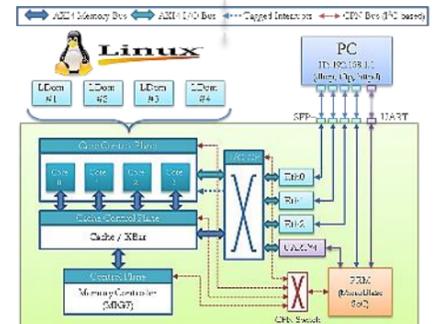
SERVE.c

云服务版
(精简/高性能云)

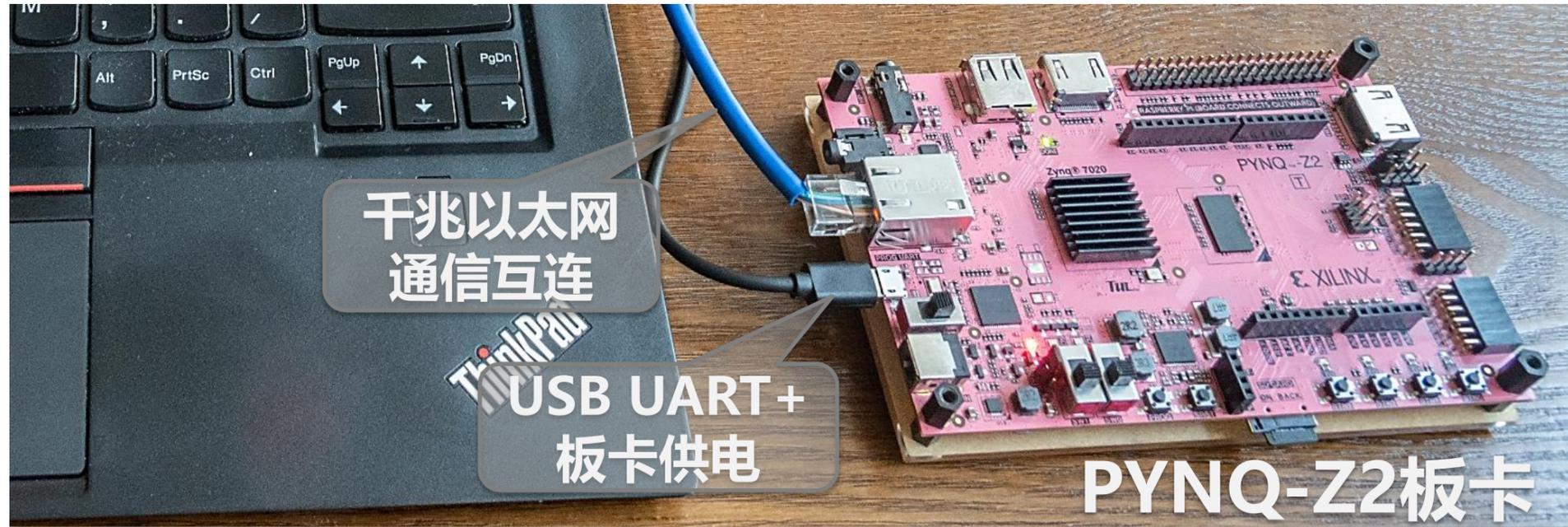


SERVE.v

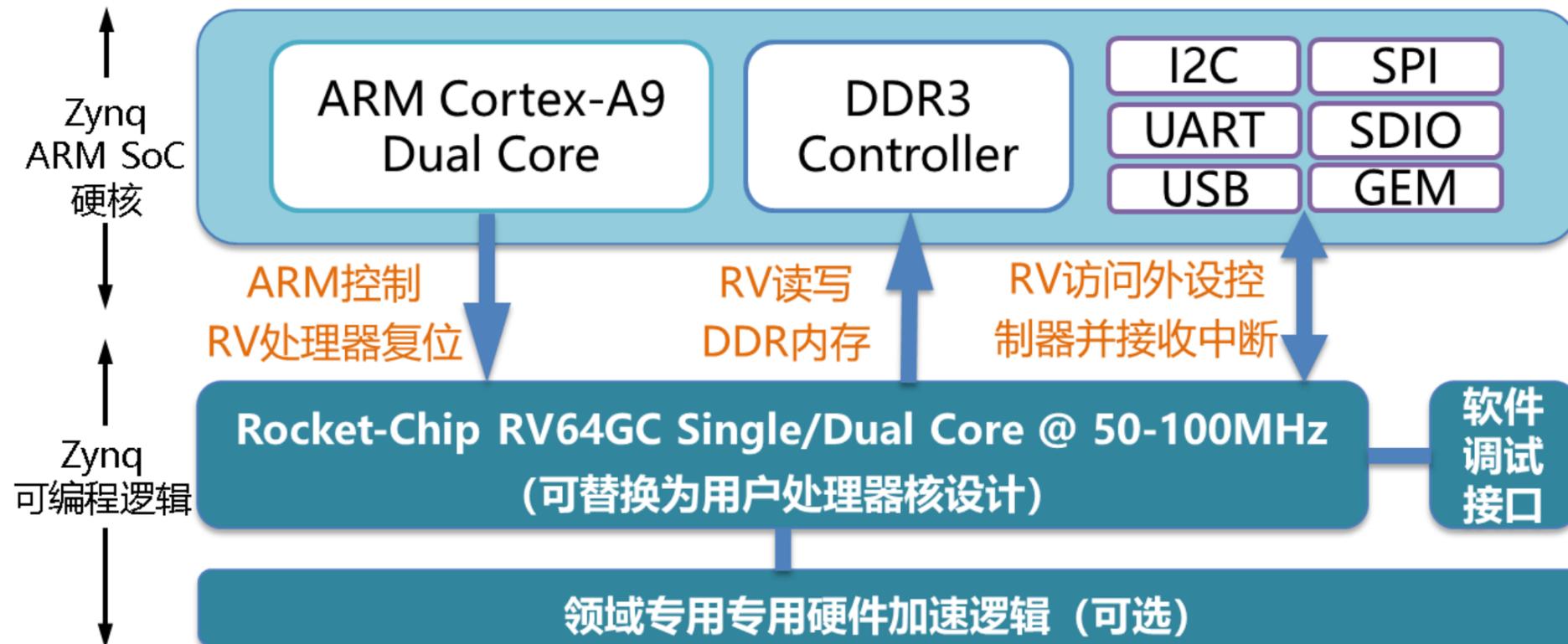
标签化冯·诺伊曼
体系结构版本
(LvNA)



SERVE.r : 低成本RISC-V全系统原型验证平台

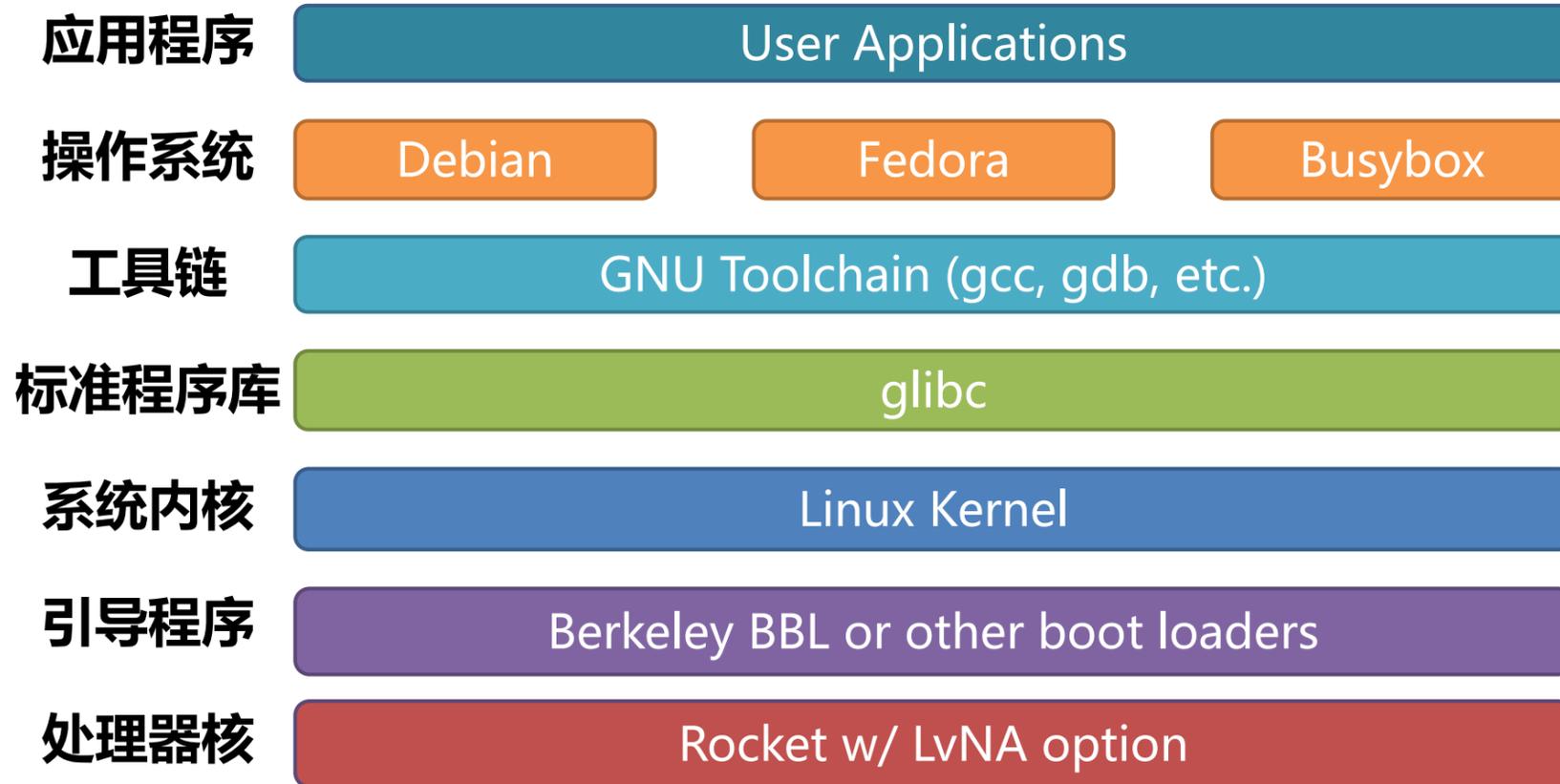


- **低成本** : 价格低于 ¥ 1000
- **低功耗** : USB接口直接供电
- **低门槛** : 开源软硬件设计
- **高可靠** : 直接使用ARM SoC外设控制器IP硬核
- **在线使用** : 可通过标准以太网ssh远程登陆



SERVE.r : 低成本RISC-V全系统原型验证平台

开源开放的全系统软硬件栈环境



```
The programs included with the Debian GNU/Linux system are free software;
the exact distribution terms for each program are described in the
individual files in /usr/share/doc/*/copyright.

Debian GNU/Linux comes with ABSOLUTELY NO WARRANTY, to the extent
permitted by applicable law.
root@rv-hfu-01:~# uname -a
Linux rv-hfu-01 4.19.0-00056-g3735af2 #1 SMP Wed Jul 24 22:08:39 CST 2019 riscv64 GNU/Linux
```

启动标准Linux内核并挂载Debian文件系统

```
root@rv-hfu-01:~# ip addr show eth0
2: eth0: <BROADCAST,MULTICAST,UP,LOWER_UP> mtu 1500 qdisc pfifo_fast sta
    link/ether a6:b2:91:23:3b:e5 brd ff:ff:ff:ff:ff:ff
    inet 192.168.100.10/24 scope global eth0
        valid_lft forever preferred_lft forever
    inet6 fe80::a4b2:91ff:fe23:3be5/64 scope link
        valid_lft forever preferred_lft forever
root@rv-hfu-01:~# ping 192.168.100.20
PING 192.168.100.20 (192.168.100.20) 56(84) bytes of data.
64 bytes from 192.168.100.20: icmp_seq=1 ttl=128 time=0.672 ms
64 bytes from 192.168.100.20: icmp_seq=2 ttl=128 time=0.542 ms
64 bytes from 192.168.100.20: icmp_seq=3 ttl=128 time=0.531 ms
```

```
以太网适配器 以太网:
    连接特定的 DNS 后缀 . . . . . :
    本地链接 IPv6 地址 . . . . . : fe80::511e:57d0:aefc:1eac%6
    IPv4 地址 . . . . . : 192.168.100.20
    子网掩码 . . . . . : 255.255.255.0
    默认网关 . . . . . :

无线局域网适配器 本地连接* 1:
    媒体状态 . . . . . : 媒体已断开连接
    连接特定的 DNS 后缀 . . . . . :
```

千兆以太网通路测试

SERVE.c : 云平台版本

基于网络
7 x 24小时
不间断服务

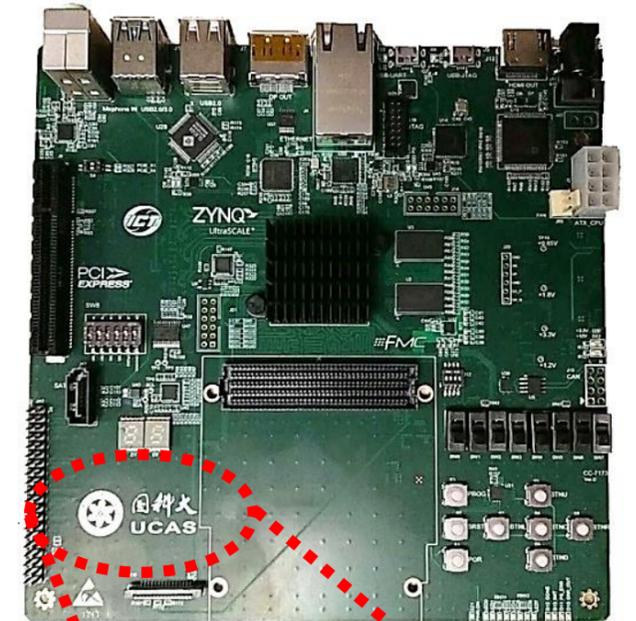
真实硬件
Scale-Out

提供更多FPGA
逻辑资源及
异构加速能力

提供更加真实的
数据中心与云计算
应用负载评估环境



32节点



动态弹性分配
硬件板卡资源

高密度
低功耗

支持更大规模
的并发验证
和远程调试

RV-Prototype-
as-a-Service



④ 软件工具链: OS, Compiler, ...

• 软件支持的三个层次

- 面向芯片 (Linux, LLVM): extended ISA, sensor drivers etc.
- 功能软件 (Linaro): languages, libraries, JVM, DBMS etc.
- 面向用户/程序员 (Android): APIs, UI etc.

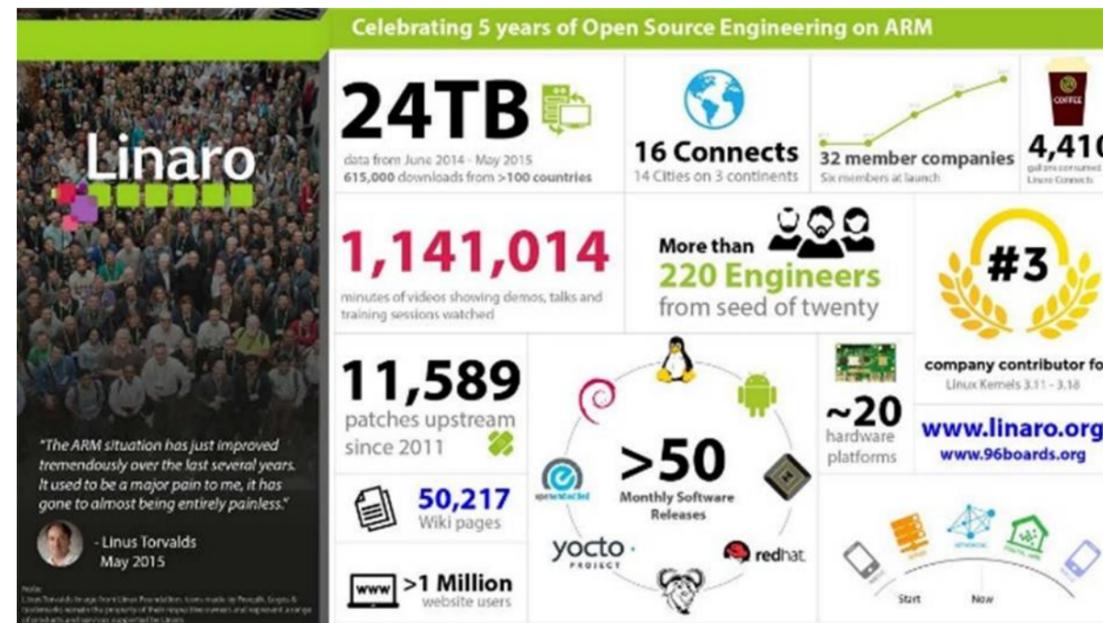
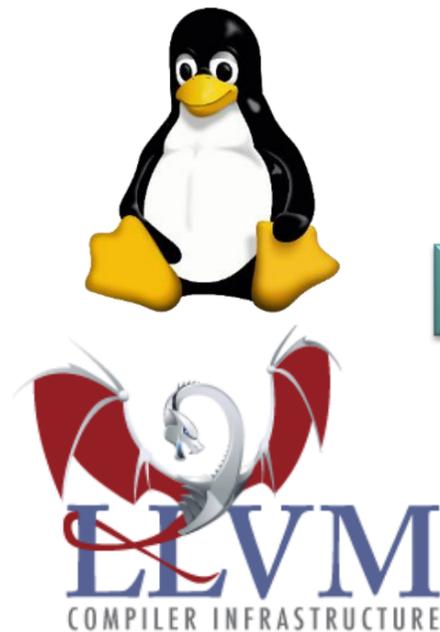


Image Source:

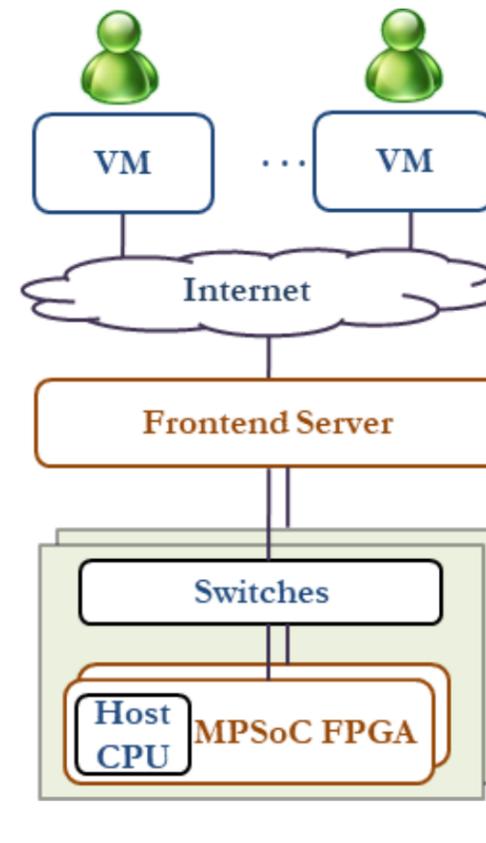
<http://events17.linuxfoundation.org/sites/events/files/slides/From%2096Boards%20to%20the%20Cloud.pdf>

科教融合实践

① 国科大组成原理教学实践

● 使用SERVE平台为国科大本科组成原理实验服务

- 3年来超过**300位国科大本科生**使用SERVE平台开展计算机组成原理实验
- 超过**35%**的学生由“不喜欢”转变为“**喜欢**” 芯片与系统方向



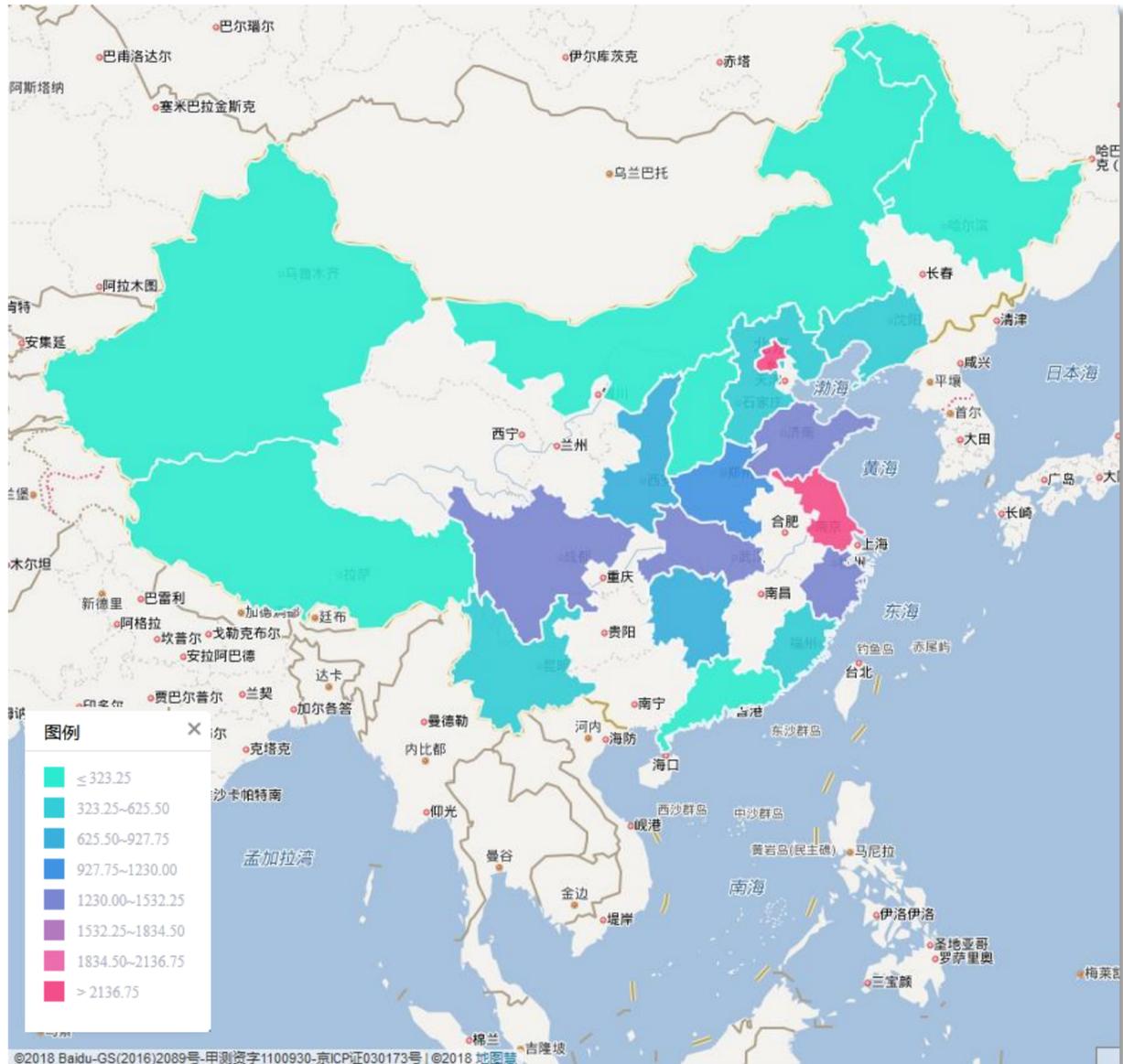
学生满意度调查

FPGA板卡	SERVE云平台
27%	88%

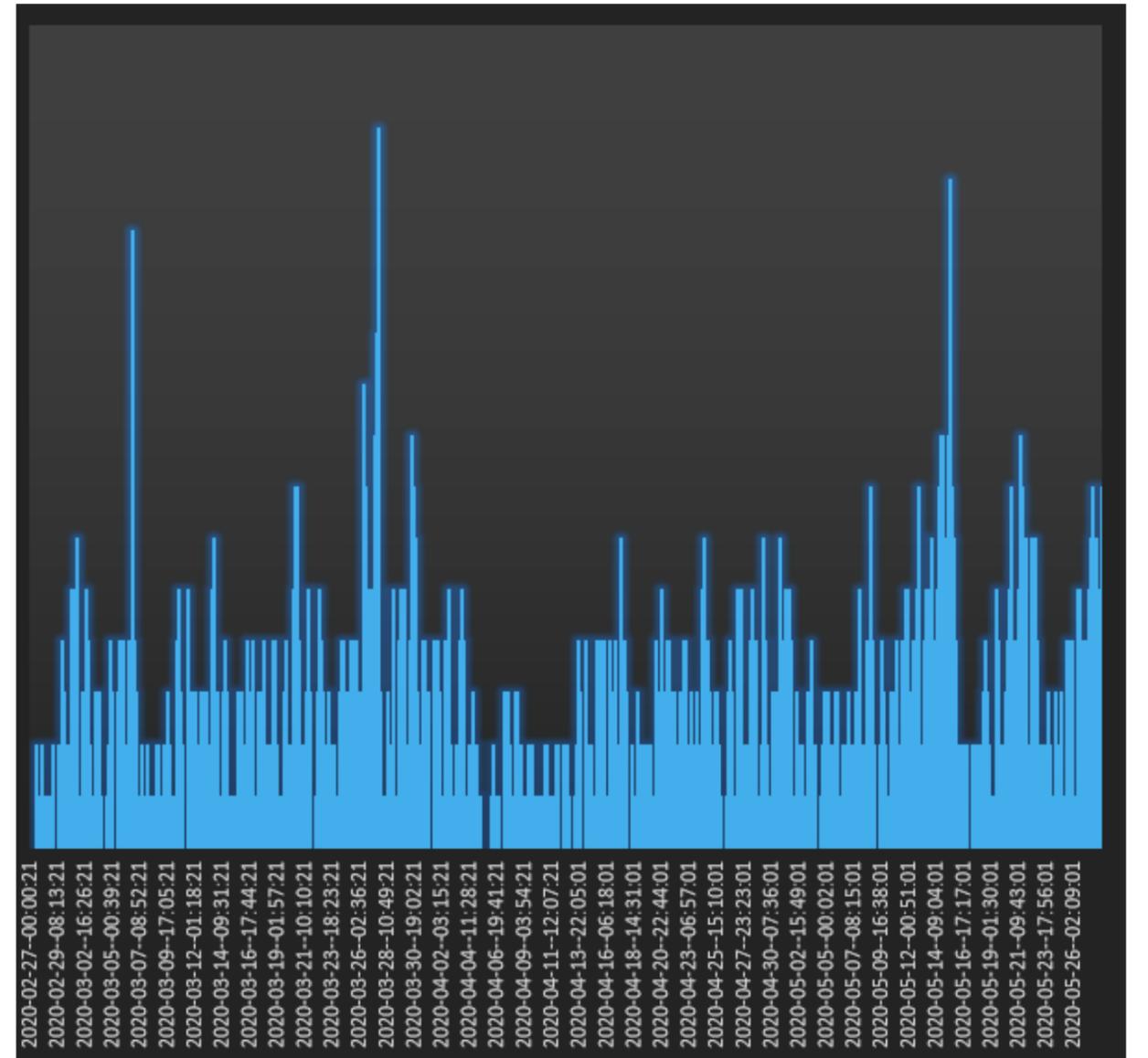
发表于计算机教学领域旗舰会议SIGCSE 2019

保障疫情期间远程教学任务顺利开展

国科大两个学院、两门计算机硬件系统类课程、128位本科生的教学与实验任务
师生累计登录11655次，学生实验时长超1159小时



省份/直辖市	累计登录次数
总计	11655
江苏	2439
北京	1344
四川	1031
山东	950
湖北	922
河南	866
浙江	807
陕西	625
云南	619
湖南	505
辽宁	486
福建	404
河北	233
黑龙江	137
西藏	109
广东	63
山西	43
内蒙古	29
新疆	22
香港	21



数据统计截止时间 2020-5-28 10:42

国科大本科学学生的计算机系统能力培养成果

- “龙芯杯” 全国大学生**计算机系统能力**培养大赛屡获佳绩
 - 2018年**特等奖**、2019年**一等奖**



- 北京市**优秀本科毕业论文** (全校2位)
 - 学生：徐易难
 - 导师：包云岗

基于标签的进程性能自动调控机制
SEMAL-QoS: Towards Automatic Performance Control in Labeled Computer Architecture

完成人：徐易难
导师：包云岗 研究员
学院：计算机科学与技术学院

中国科学院大学 | 中科院计算所
2019/9/24

实验评估结果

- 有效保障关键应用性能达到设定目标 (性能损失 10% 以内)
 - 访存延迟建模：平均误差 2.78%，创新工作
 - 性能损失估测：平均误差 8.78%，优于 state-of-the-art (10%)
- 得到华为海思手机芯片研发部门的高度认可
 - 计算所-华为合作项目，解决手机场景下性能干扰痛点，推动该技术在麒麟芯片落地
- 作为云计算场景下的关键技术，应用于计算所火苗云平台供学术研究使用
 - 国家重点研发计划“软件定义的云计算基础理论与方法”重点成果产出
 - 被深圳先进院、清华、北大、天津大学、华为海思等用于前沿研究和探索

与华为专家就技术方案深入探讨

本技术受到广泛关注

②让本科生带着自己设计的处理器芯片毕业

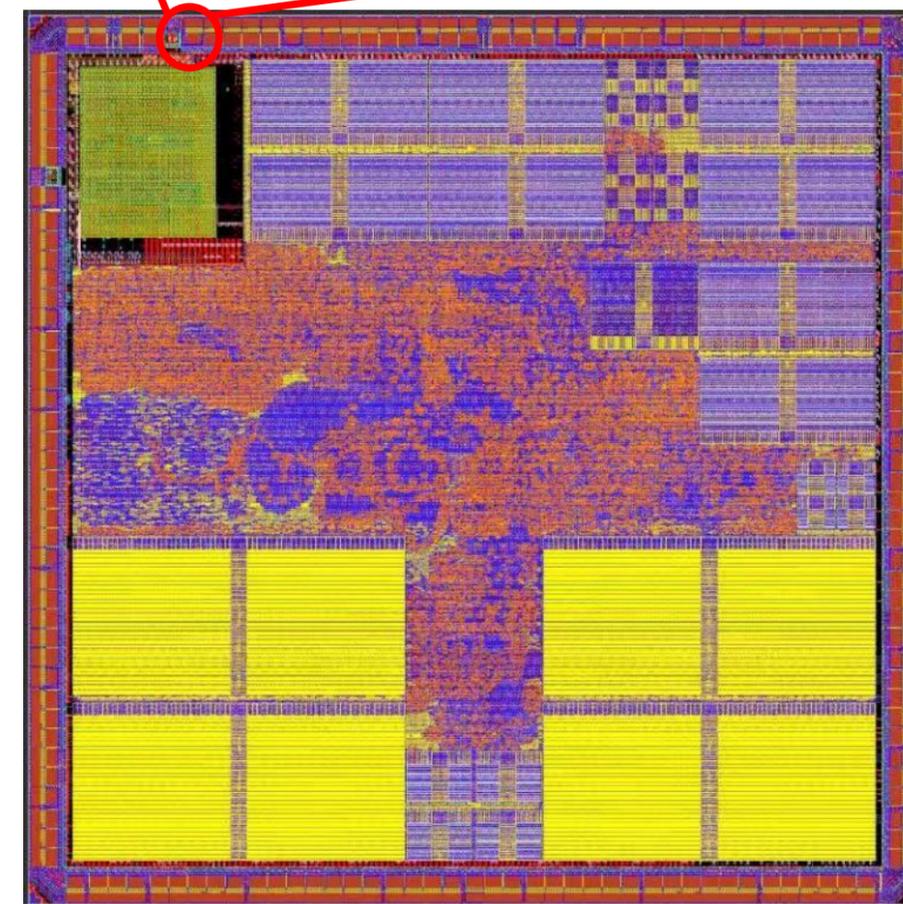
- 2019年8月底，中国科学院大学在国内**首次以流片为目标**，指导首批**5位**本科生完成一款64位**RISC-V处理器SoC芯片**设计，于12月19日完成第一次**投片**，芯片返回后可成功**运行Linux**操作系统



学生开发的SoC芯片——果壳 (NutShell)

- 单发射**9级流水顺序核**
- RV64IMAC指令集，支持M/S/U特权级
- 两位饱和计数器分支预测，512项BTB，16项RAS
- 支持Sv39分页机制, 支持硬件TLB填充
- 32K指令/数据L1 cache
- 支持L1 指令/数据cache读一致性
- 128K L2 cache，支持next line预取
- **使用Chisel语言开发**
- 支持SDRAM、SPI flash、UART等外设
- 支持启动**Linux 4.18.0内核**
- 支持运行Busybox套件
- 在仿真/FPGA环境下支持启动Debian 11

COOSCA (内部代号)



- SMIC 110nm工艺
- 10mm²
- **200mw@350MHz** Typical
- TQFP100封装

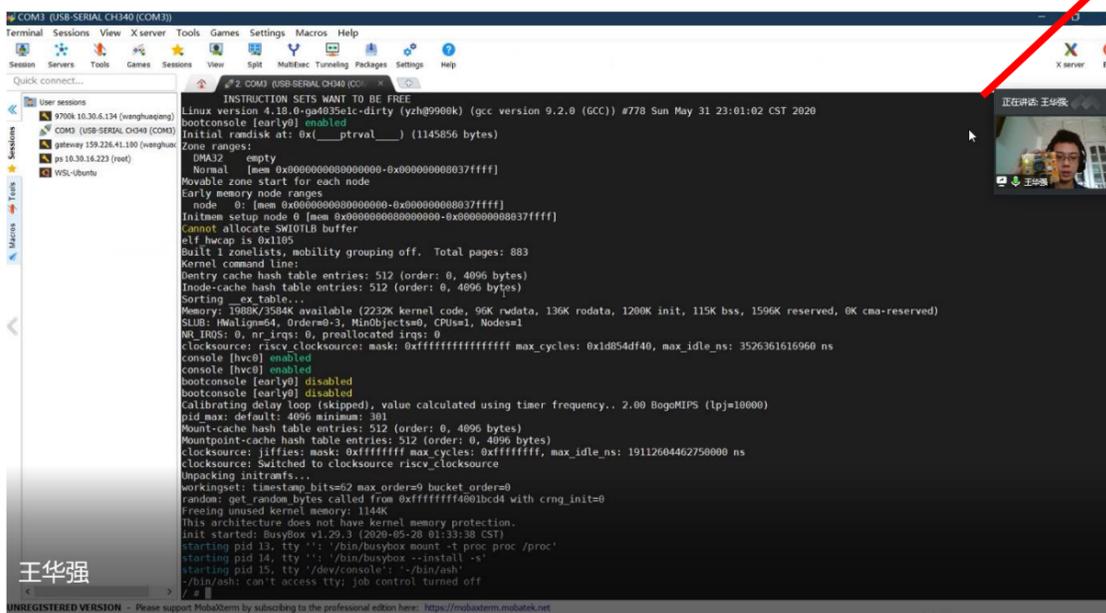


完成封装的芯片

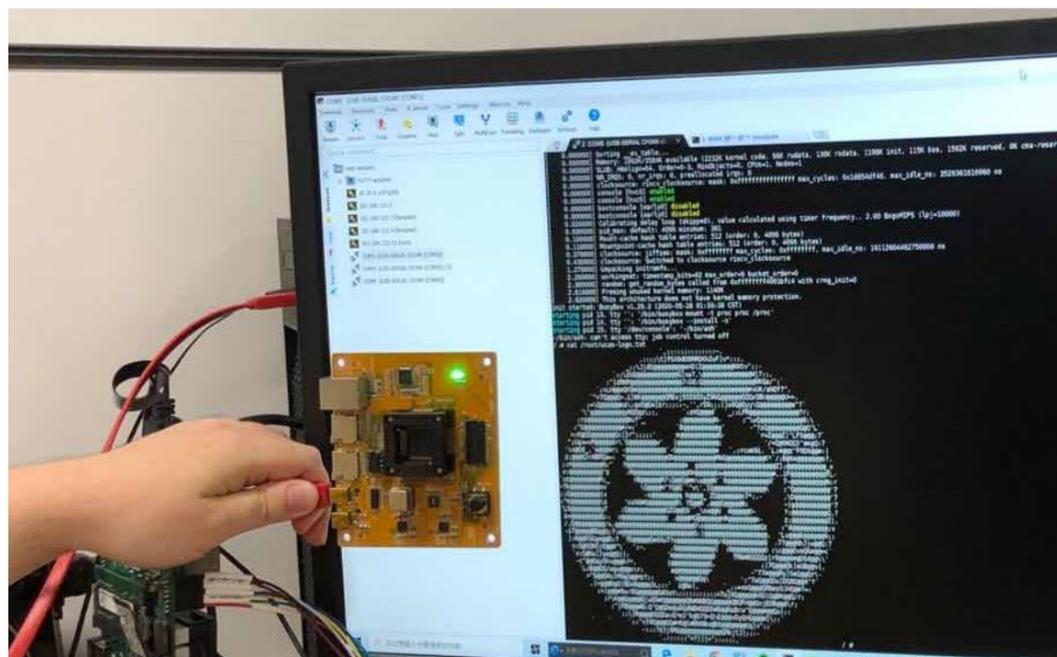


果壳芯片展示

学生的本科毕业设计题目
以及正在运行的芯片



学生在本科毕业远程
答辩中，代表团队向
评委展示芯片运行的
过程



在芯片上运行Linux系统
并展示中科院logo

学生感悟

依赖指导 => 主动探索

与之前实验最大的不同.....就是没有先行者一步一步的详细指导，而是要自己寻找方法，独立实现，然后进行验证甚至推倒重来

真正参与到项目中才知道课程作业就像直接给人采摘的果园一样，但项目却是给一片荒地和几颗果树苗，从开垦种植和施肥都要自己动手，并且还知道这样能不能结出果实。不知为何，总觉得从0开始种出的果实要更甜一些。

为自己写的代码负责

不能再像之前那样，过了简单的测试，提交代码和报告就结束了

之后才意识到，像xv6这样的开源项目也是会有bug的

不是我写的 => 我来看一下

最开始只专注于自己的模块.....之后在师兄多次训斥下将整个代码看了一遍，才慢慢克服类似的问题（解决bug）

不能像以前一样只在老师写TODO的那段代码里找问题了，有时要去想问题是不是出在其他模块，就会追踪得越来越深，甚至跟自己应该负责的模块远得有些离谱，尽管最终还会回到自己的问题上来。

使用者 => 创造者

胡伟武老师曾经说过，我们计算机系的同学应该学会怎么造计算机而不是怎么用计算机。我以前对这句话并不太有感触，相反曾经质疑国科大计算机系的课程设置这么多硬件的内容是否合理。但真正参与到项目中才发现在大学里所学的知识技能是真的有用。

大部分知识在体系结构课程中都是有所涉及的，课本中组相连的工作原理也很简单，只有短短的几行，但是真正在代码中实现却比自己所想象的要困难得多

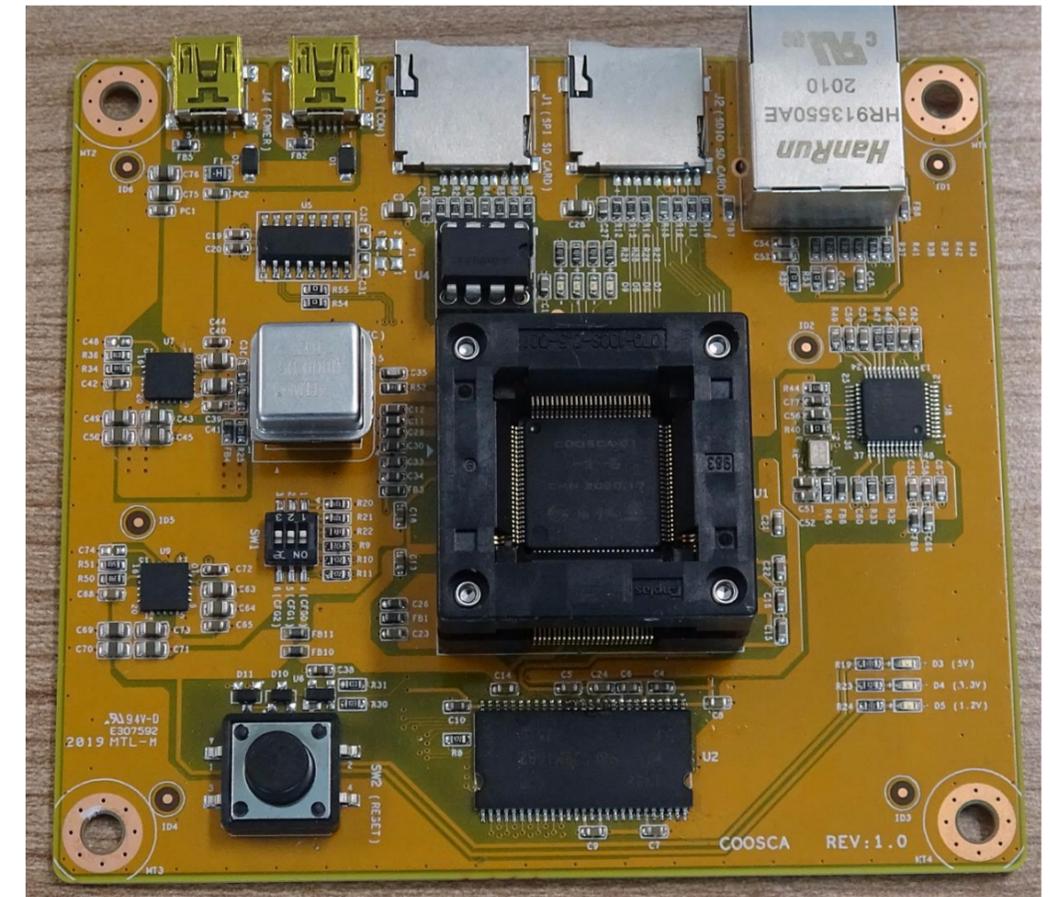
沉得住气独立解决问题

和4个月之前的自己相比.....最重要的就是这种观念上的转变。遇到bug不再在一个地方上死磕，而是从心理上告诉自己bug都是人写出来的，只要有耐心，只要挖得足够深就一定能找到问题所在。

要放在刚开始我肯定是不想去跟踪信号而是去叨扰老师的，但我坚持自己把问题查找出来，追踪了一整天的信号然后发现了契机，最后自行把问题解决。

学生锻炼出了芯片设计人才所需的专业知识与心理素质!

让本科生带着自己设计的处理器芯片毕业



<https://github.com/OSCPU/NutShell>

感谢为本项目提供帮助的以下人员（姓氏拼音排序）：

蔡晔老师（深圳大学）、李峰工程师（鹏城实验室）、刘彤工程师、唐丹高级工程师、王海喆博士生、徐易难博士生和余子濠博士生

感谢南京大学计算机系统教学生态Project-N对本项目的开发和验证提供的帮助

能否降低芯片设计门槛，实现.....

- **让学生不再害怕做芯片** 
- **让本科生可以带着自己设计的芯片毕业** 
- 让3-5人的团队可以创办芯片创业公司
- 让做芯片像写APP那么简单
- 让天下没有难做的芯片（马云）
-

RISC-V国内发展情况

RISC-V中国组织——目标相同，协作共赢

中国开放指令生态（RISC-V）联盟 （CRVA）



网信办、工信部和中科院三个单位指导

中国RISC-V产业联盟 （CRVIC）



上海经信委、上海集成电路行业协会

① 自2018年11月起，联盟已有79位成员

中国开放指令生态联盟成立

- 九个月筹备，计算所牵头于11月8日乌镇世界互联网大会成立联盟



得到包括网信办、工信部、中科院等部委以及图灵奖得主Patterson教授大力支持



国家部委复函指导

中央网络安全和信息化委员会办公室

关于同意担任中国开放指令生态（RISC-V）联盟 指导单位的复函

中科院计算所：

来函收悉。经研究，我局认为，成立中国开放指令生态（RISC-V）联盟有利于推进我国 RISC-V 生态发展，尽快摆脱我国核心芯片设计、知识产权、工艺技术受制于人的局面。我局同意担任联盟指导单位，希望联盟在促进企业交流合作，加强协同创新攻关，推广应用创新成果，打造开放产业生态等方面发挥积极作用，努力提升我国关键芯片的整体创新水平和产业竞争力。

此复。

中央网信办信息化发展局

2018年11月2日

中国科学院

中国科学院科技促进发展局关于 同意作为中国开放指令生态（RISC-V） 联盟指导单位的复函

中国科学院计算技术研究所：

你所《关于报送“申请中国科学院作为中国开放指令生态（RISC-V）联盟指导单位请示”的请示》（计所字〔2018〕6号）收悉。

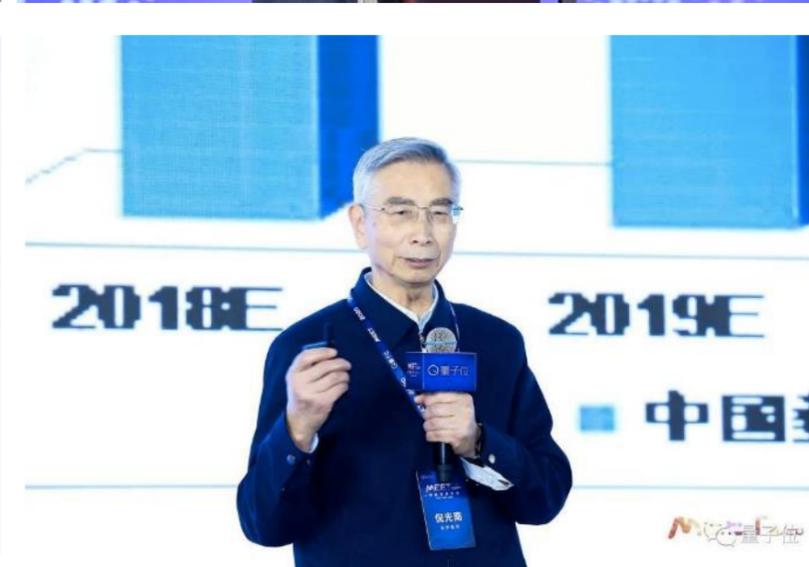
经研究，我局同意作为中国开放指令生态（RISC-V）联盟的指导单位，希望你所作为依托单位，要按照国家和院有关规定，做好联盟的登记备案工作；要进一步加强交流合作，强化协同创新，加快产业生态建设，促进成果转移转化，做好联盟的建设和发展工作。

中国科学院科技促进发展局

2018年11月7日

② 倡导开源芯片理念

- 联盟理事长倪光南院士，传播开源理念，宣传联盟成果
 - 世界互联网大会，世界人工智能大会，世界计算机大会、世界物联网大会世界传感器大会，第十五届中国软博会，智能未来大会，工业互联网大会



③ 国家部委支持

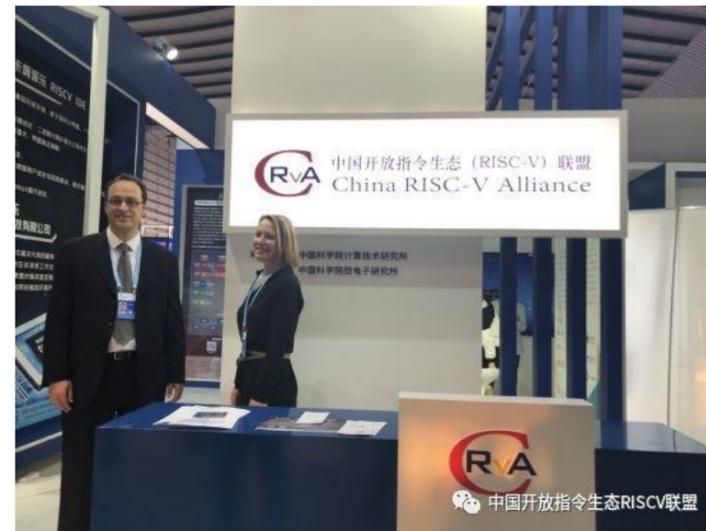
- 在**网信办**指导下，联盟会员：中科院计算所、阿里平头哥、中国电子信息产业发展研究院、中科院微电子所和鹏城实验室参与筹备第六届世界互联网大会**开源芯片论坛**

5个月筹备
5位副部级领导、院士
17位中外演讲嘉宾
40+次执行方案修改
150+外宾往来邮件



③ 国家部委支持

- 联盟及成员单位携多项成果亮相第六届互联网之光博览会



参展单位：

优矽科技，芯来科技，兆易创新
卡姆派乐，澎峰科技，上海交通大学



④ 承担国家部门的委托工作

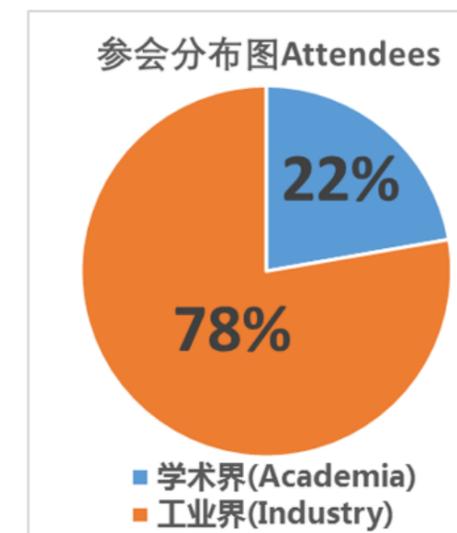
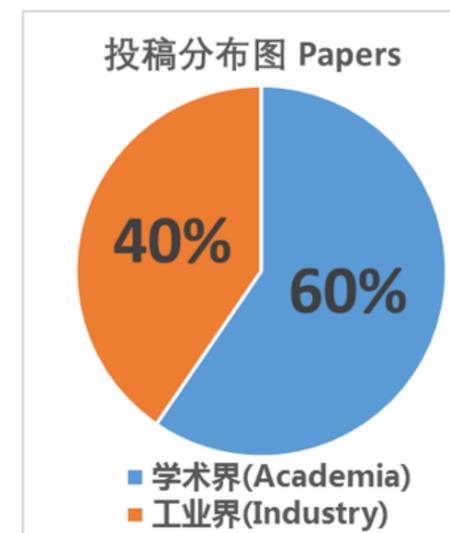
- 受**工信部**委托，组织第十六届海峡两岸信息产业和技术**标准论坛**开放计算架构生态分论坛



⑤ 发起第一届中国RISC-V论坛

第一届中国RISC-V收稿及参会情况

- 收稿共48篇，其中来自工业界29篇，学术界19篇
- 录用31篇Oral，17篇Poster
- 共539人注册，其中工业界419人，学术界120人
 - 共有七个邀请报告
 - 设置八个Session



会议第一天: 11月12日

Lightning Session Chaired by [Zhijian Chen](#)

Security Session Chaired by [Cissy Yuan](#)

Education Session Chaired by [Cissy Yuan](#)

Poster Session

会议第二天: 11月13日

Support and Verification Session I Chaired by [Jianying Peng](#)

Architecture Chaired by [Yunbin Xia](#)

Support and Verification Session II Chaired by [Fengwei Zhang](#)

Deep Learning Chaired by [YanJun Wu](#)

System Software and Compilers Session Chaired by [YanJun Wu](#)

Panel Session

⑥ 为社会各界提供专业报告

- 发布多份调研与分析报告，累计**4万余字**



⑥ 为社会各界提供专业报告

● 撰写篇观点文章，解读开源芯片外延和内涵

专题 中国计算机学会通讯 第15卷 第10期 2019年10月

处理器芯片开源设计与敏捷开发方法思考与实践

包云岗 张科 孙凝晖
中国科学院计算技术研究所

处理器芯片是中国半导体产业的软肋，如何破解中国半导体产业面临的“卡脖子”问题，大家都在积极实践与探索。本文从分析降低芯片设计门槛的三大需求出发，提出可借鉴互联网产业的开源理念，通过构建开源芯片生态来应对。同时，进一步梳理构建开源芯片生态的四个要素，提出可通过打造芯片敏捷开发平台来落地，并介绍中科院计算所开发平台方面的近期进展。

降低芯片设计门槛的三大需求

应对摩尔定律终结的技术发展需求

构的专家写的程序在性能上甚至会差 63000 倍^[1]。因此，如果将面向某个特定领域的专家知识实现到芯片中，就有可能将性能功耗比提升几百甚至几千倍，从而充分挖掘芯片上晶体管的潜力。但这种领域专用体系结构(DSA)会带来碎片化问题，需要从芯片设计成本与周期两个维度同时降低门槛，才能应对种类繁多的领域专用加速器。

激发创新活力、繁荣芯片产业的市场需求

长期以来芯片研发成本高、周期长，导致了该领域的高门槛，严重阻碍了创新。即使研制一款中档芯片，也往往需要数百人年、数千万甚至上亿美元

科学发展

降低芯片设计创新门槛

——从互联网成功经验看开源芯片生态发展

中国科学院计算技术研究所研究员 包云岗

2018年，中国企业遭遇芯片禁售令而陷入困境，中国半导体产业的现状再次引起各界广泛关注。如何尽快找出一条破解之道，在笔者看来，除了国家加大对卡脖子技术的重点扶持以正面对应之外，呼吁各界参与开源芯片行动，也不失为一条新的道路。

开源软件 助力中国互联网产业成功

2018年4月10日，脸书创始人马克·扎克伯格在参加美国国会听证会时，与阿拉斯加共和党参议员苏利文之间进行了这样一段对话：

苏利文：你不可能在中国成功，是吧？或者，无法在那里取得过去10年你所取得的成就。

扎克伯格：参议员，中国有很多强大的互联网公司。

苏利文：好吧，但你刚那个问题应该回答“是”。

显然，在扎克伯格看来，中国的互联网公司在国际上是具有竞争力的。中国占据世界十大互联网公司的四席，共享经济、移动支付也世界领先。

笔/秒，也就是支付宝的二十分之一。

中国互联网公司的成功离不开背后强大的技术支持。它们普遍使用开源软件来构建其业务系统。开源软件，就是一种源代码可以自由获取并在遵循开源协议的规定下，进行自行修改而无需付费的计算机软件。

对于互联网企业而言，开源软件为它们节省大量的时间与成本。据统计，常用的开源软件已经构成了一个价值超过150亿美元的开源软件生态，一些开源软件如LAMP(Linux + Apache + MySQL + PHP)组合或MEAN(MongoDB + Express + AngularJS + Node.js)组合，已经成为互联网公司(尤其是初创公司)构建其业务的标配，让其可以更专注于业务创新上。



远景研讨会(SIGARCH Visioning Workshop)纪要

面向下一代计算的开源芯片与敏捷开发方法

包云岗

中国科学院计算技术研究所
鹏城实验室开源芯片院士工作室
中国开放指令生态(RISC-V)联盟

2019年8月

⑦ 在国际舞台发出中国声音

- 11个报告（美国10个，中国1个）



David Patterson
UC Berkeley/Google
图灵奖得主



Vivienne Sze
MIT



Serge Leef
DARPA



Andrew Kahng
UCSD



Yungang Bao
ICT, CAS



Richard Ho
Google



Mark Horowitz
Stanford
美国工程院院士



Jason Cong
UCLA
美国工程院院士



Brucek Khailany
Nvidia



Borivoje Nikolić
UC Berkeley



Adam Chlipala
MIT

⑧ CRVA联盟2018年进展

中天微
CK902嵌入式处理器
 全球首款带TEE的RISC-V嵌入式CPU



睿思芯科
Pygmy5
 基于RISC-V的64位可编程终端AI芯片



中科院计算所
火苗FPGA原型系统
 基于标签化RISC-V架构的低熵云计算原型验证系统



中科创达
 提供基于RISC-V的参考设计，操作系统及端到端技术服务



中科院计算所
海微 (Seaway) 操作系统
 支持RISC-V指令集的嵌入式实时操作系统



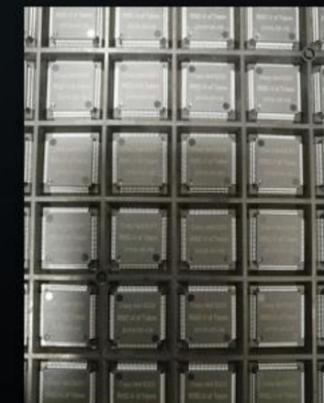
清华大学
uCore操作系统
 基于RUST语言的多核优化操作系统



紫光展锐
蓝牙芯片 RDA5856E2
 高集成度、高性能、低功耗SOC芯片



蜂鸟E203
 全球最小低功耗嵌入式通用32位RISC-V处理器SOC



⑧ CRVA联盟2019年进展

前沿芯片奖

基于RISC-V核心的AI芯片JX1/JX2

中科物栖（北京）科技有限责任公司

基于RISC-V内核的GD32VF103系列32位通用MCU

北京兆易创新科技股份有限公司

物栖技术产品矩阵

芯片 OS
整机 AI

为物端而生的OS

SAGE: 物端全栈AI方案

Democratizing of smart IoT development and creation

GD32V系列RISC-V内核32位通用MCU

“现在，用GD32V拥抱RISC-V的开发世界”

中国第一个基于RISC-V内核32位通用MCU产品，面向“工业级开发需求”，具备“完整的兼容性”，与原有ARM产品无缝兼容，制程与引脚兼容，软件生态兼容。GD32V系列 RISC-V MCU 兼容GD32系列 GARMV8E2内核具备了快速通道，并兼容ARM的RISC-V内核，可以无缝接入RISC-V生态链，实现设计切换。在开发成本降低的同时，给用户带来更优的使用体验。全面适用于工业控制、消费电子、医疗AI、智能家居、人工智能及物联网行业嵌入式应用。

GD32V RISC-V
GigaDevice

⑧ CRVA联盟2019年进展

生态贡献奖

卡姆派乐RISC-V IDE

湖南卡姆派乐信息科技有限公司

Perf-V-高性价比RISC-V开发套件

澎峰(北京)科技有限公司

卡姆派乐 RISC-V IDE

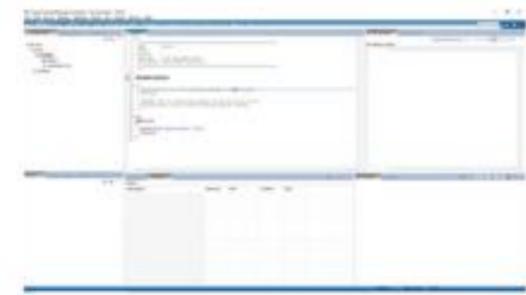
国内首款RISC-V集成开发环境，基于图形化界面，一键式安装，主要特点：

- ◇ 编译器支持代码长度优化：二进制代码长度比公版优化10-30%；
- ◇ 启动速度快、功能强大、界面简洁清晰；
- ◇ 集成SPIKE模拟器；
- ◇ 提供中英文两个版本；
- ◇ 功能可定制：可以根据用户体系结构的需求，提供编译器、调试器等定制服务；
- ◇ 支持WINDOWS和LINUX操作系统。



Perf-V IDE

Perf-V IDE是一个为Perf-V开发板打造的集成开发环境, 可以轻松上手, 操作简单, 使用方便。Perf-V IDE集成了jre, build tools, RISC-V GCC工具链和OpenOCD工具链, 可以编写和调试Perf-V开发板上的应用程序。值得一提的是, Windows下的IDE工具是基于Eclipse定制的, 适合本身就熟悉此开发环境的用户。



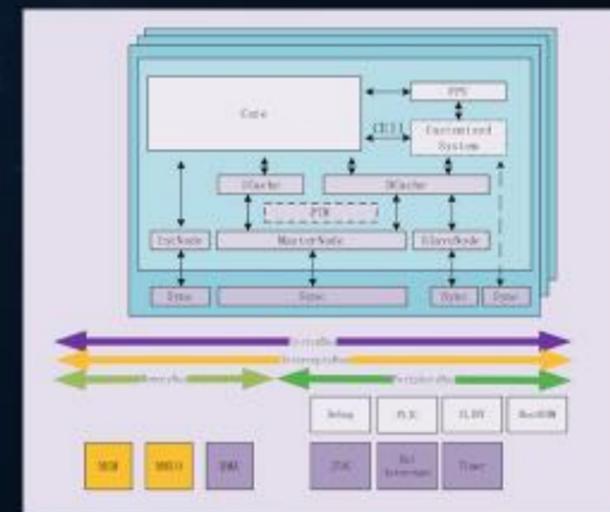
⑧ CRVA联盟2019年进展

IP 先锋奖

玄铁910
高性能RISC-V处理器核IP
平头哥半导体有限公司

N200系列
处理器核IP
芯来科技(武汉)有限公司

渭河WH-32
处理器核IP
深圳优矽科技有限公司

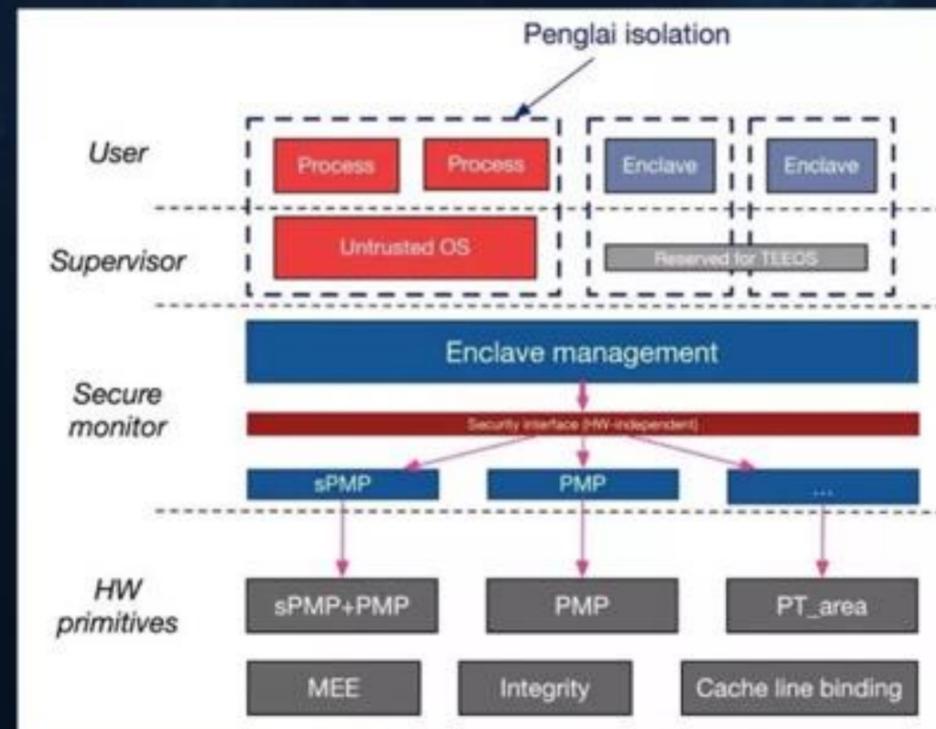


⑧ CRVA联盟2019年进展

前沿探索奖

“蓬莱”安全架构

上海交通大学



⑧ CRVA联盟2019年进展

卓越平台奖

“无剑” SoC设计平台

平头哥半导体有限公司



⑨ 成立工作组，推动生态建设

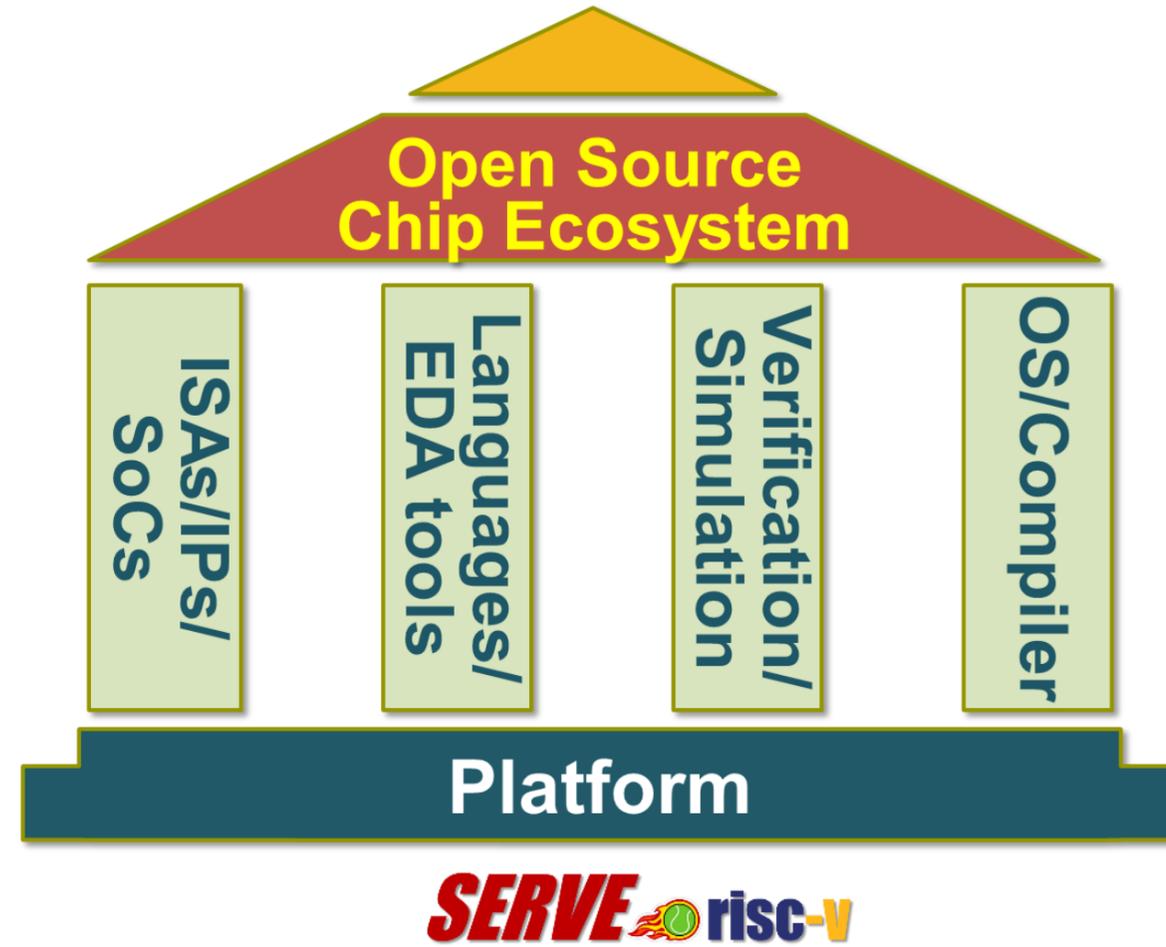
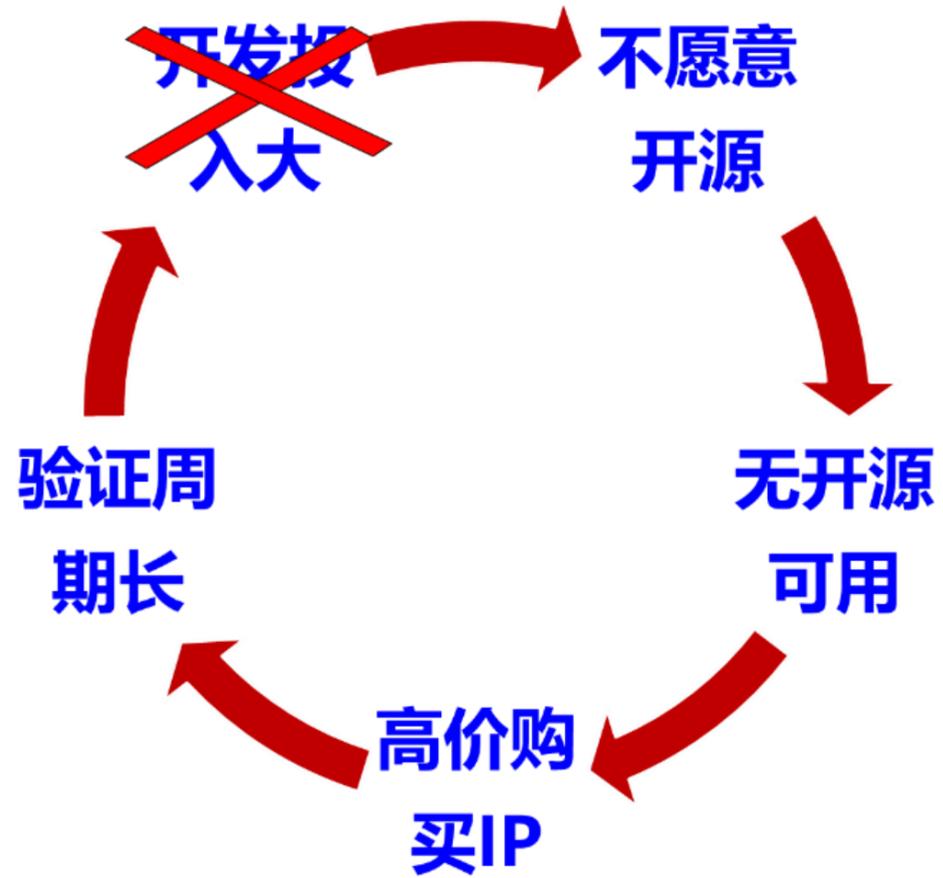
● 联盟秘书处下属工作组

- **技术研发组**：规划技术路线，构建开源生态社区，完善RISC-V生态
 - 包云岗，CRVA联盟秘书长，中科院计算所先进计算机系统研究中心 主任、研究员
- **产业孵化组**：搭建产业合作渠道，转化高质量的开源项目，构建产学研的沟通桥梁
 - 田大庆，北京达沃时代科技股份有限公司董事长，中关村高新企业协会副秘书长
- **标准政策组**：
 - 王世江，中国电子信息产业发展研究院集成电路研究所所长，中国半导体行业协会副秘书长
- **推广传播组**：
 - 张彦国，中国通信工业协会 副会长，智能制造万里行 理事长
- **人才发展组**：
 - 袁春风，南京大学计算机科学与技术系 教授

地方政府相继出台支持政策

- **2018.07** 《**上海市**经济信息化委关于开展2018年度第二批上海市软件和集成电路产业发展专项资金项目申报工作的通知》
- **2018.11** 《**深圳市**关于进一步加快发展战略性新兴产业的实施方案》
- **2019.02** 《**南京市**打造集成电路产业地标的行动计划》
- **2019.07** **武汉**市政府常务会议：围绕集成电路等八大重点产业推进高质量发展
- **2019.11** **深圳**：RISC-V国际开源实验室（RIOS）落户深圳
- **2019.12** **北京**《中关村科学城关于支持RISC-V开放生态创新引领发展的若干措施》
- **2019.12** 中国开放指令生态（RISC-V）联盟**河南**分中心成立
- **2020.01** **武汉**：建立武汉RISC-V产学研基地、湖北省RISC-V产学研基地；成立中国开放指令生态（RISC-V）联盟**湖北**分中心
- **2020.02** 《**广东省**加快半导体及集成电路产业发展的若干意见》

感谢关注



加入我们



了解我们



联系我们

crva@ict.ac.cn



中国开放指令生态 (RISC-V) 联盟
China RISC-V Alliance



中国科学院计算技术研究所
INSTITUTE OF COMPUTING TECHNOLOGY, CHINESE ACADEMY OF SCIENCES



鹏城实验室
Peng Cheng Laboratory